

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月28日
Date of Application:

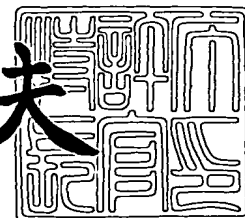
出願番号 特願2003-053682
Application Number:
[ST. 10/C]: [JP 2003-053682]

出願人 シャープ株式会社
Applicant(s):

2003年11月17日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3094902

【書類名】 特許願

【整理番号】 03J00076

【提出日】 平成15年 2月28日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133
G09G 3/36

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 中野 武俊

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 稲田 健

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 川口 登史

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100104695

【弁理士】

【氏名又は名称】 島田 明宏

【手数料の表示】

【予納台帳番号】 114570

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0211047

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 表示装置およびその駆動方法

【特許請求の範囲】

【請求項 1】 表示すべき画像を形成するための複数の画素形成部と、前記表示すべき画像を示す映像信号を前記複数の画素形成部に伝達するための複数の映像信号線とを有する表示装置であって、

2 以上の映像信号線を 1 組として前記複数の映像信号線をグループ化することにより得られる複数の映像信号線群にそれぞれ対応する複数の出力端子を有し、各出力端子に対応する映像信号線群によって伝達されるべき映像信号を時分割で当該出力端子から出力する映像信号線駆動回路と、

前記映像信号線駆動回路の各出力端子に対応する映像信号線群内のいずれかの映像信号線に接続すると共に、各出力端子が接続される映像信号線に対応する映像信号線群内で前記時分割に応じて切り換える接続切換回路とを備え、

前記複数の映像信号線群のそれぞれは、前記複数の映像信号線から奇数本おきに選ばれた映像信号線からなることを特徴とする表示装置。

【請求項 2】 前記複数の映像信号線と交差する複数の走査信号線と、

前記複数の走査信号線を選択的に駆動する走査信号線駆動回路とを更に備え、

前記複数の画素形成部は、前記複数の映像信号線と前記複数の走査信号線との交差点にそれぞれ対応してマトリクス状に配置されており、

各画素形成部は、

対応する交差点を通過する走査信号線によってオンおよびオフされるスイッチング素子と、

対応する交差点を通過する映像信号線に前記スイッチング素子を介して接続される画素電極と、

前記複数の画素形成部に共通的に設けられ、前記画素電極との間に所定容量が形成されるように配置された対向電極とを含み、

前記接続切換回路は、前記走査信号線駆動回路によって 1 つの走査信号線が選

択されてから次に他の走査信号線が選択されるまでの間に、前記映像信号線駆動回路の各出力端子を対応する映像信号線群内の映像信号線に時分割的に接続することを特徴とする、請求項 1 に記載の表示装置。

【請求項 3】 前記接続切換回路は、前記映像信号線駆動回路の各出力端子に接続される映像信号線の切り換え順序を、前記走査信号線駆動回路によって選択される走査信号線の切り換えに応じて変更することを特徴とする、請求項 2 に記載の表示装置。

【請求項 4】 前記映像信号線駆動回路は、前記走査信号線駆動回路によって選択される走査信号線が 2 回以上の所定回数だけ切り換わる毎に、各出力端子から出力される映像信号の電圧の極性を前記対向電極を基準として反転させることを特徴とする、請求項 2 または 3 に記載の表示装置。

【請求項 5】 表示すべき画像を形成するための複数の画素形成部と、前記表示すべき画像を示す映像信号を前記複数の画素形成部に伝達するための複数の映像信号線とを有する表示装置の駆動方法であって、

2 以上の映像信号線を 1 組として前記複数の映像信号線をグループ化することにより得られる複数組の映像信号線群にそれぞれ対応する複数の出力端子を有する映像信号線駆動回路において、各出力端子に対応する映像信号線群によって伝達されるべき映像信号を時分割で各出力端子から出力するステップと、

前記映像信号線駆動回路の各出力端子を対応する映像信号線群内のいずれかの映像信号線に接続すると共に、各出力端子が接続される映像信号線を対応する映像信号線群内で前記時分割に応じて切り換えるステップとを備え、

前記複数組の映像信号線群のそれぞれは、前記複数の映像信号線から奇数本おきに選ばれた映像信号線からなることを特徴とする駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばアクティブマトリクス型液晶表示装置のように交流化駆動される表示装置に関し、更に詳しくは、表示すべき画像を形成するための複数の画

素形成部に映像信号を伝達するための多数の映像信号線が複数本（例えば2本）を1組として複数組の映像信号線群にグループ化され、グループ化された映像信号線群毎に駆動回路から時分割で映像信号が出力される表示装置に関する。

【0002】

【従来の技術】

近年、表示装置における表示画像の高精細化の進展が顕著である。このため、例えばアクティブマトリクス型液晶表示装置のように、表示すべき画像の解像度に応じた数の信号線（列電極または行電極）を必要とする表示装置では、表示画像の高精細化に伴って単位長さ当たりの信号線数（電極数）が膨大となる。その結果、それらの信号線に信号を印加する駆動回路の実装において、駆動回路の出力端子と表示パネルの信号線との接続部のピッチ（以下「接続ピッチ」という）が極めて小さなものとなる。このような表示画像の高精細化に伴う接続ピッチの狭小化の傾向は、カラー液晶表示装置のようにR（赤）、G（緑）、B（青）の隣接3画素を表示単位とするカラー表示装置の場合には、映像信号線（列電極）とその駆動回路（「列電極駆動回路」、「データ線駆動回路」または「映像信号線駆動回路」と呼ばれる）との接続部において特に顕著となる。

【0003】

このような問題を解決するために、2本以上の映像信号線（例えばR、G、Bの隣接3画素に対応する3本の映像信号線）を1組として映像信号線をグループ化し、各組を構成する複数の映像信号線に映像信号線駆動回路の1つの出力端子を割り当て、画像表示における1水平走査期間内において各組内の映像信号線に時分割的に映像信号を印加するように構成された液晶表示装置が従来より提案されている（例えば特開平6-138851号公報参照）。

【0004】

図2（a）は、このような方式（以下「映像信号線時分割駆動方式」という）のアクティブマトリクス型液晶表示装置における映像信号線とその駆動回路（以下「映像信号線駆動回路」という）との接続部の構成を模式的に示している。この図に示した例では、映像信号線Lsが2本を1組としてグループ化されており、各組を構成する映像信号線群に対して映像信号線駆動回路300の出力端子T

S1, TS2, TS3, ...が1つずつ対応づけられている。そして、映像信号線駆動回路300の各出力端子TS1, TS2, TS3, ...に対応するグループ化された2本の映像信号線との間には、切換スイッチが設けられている。各切換スイッチは、映像信号線Ls毎に設けられ一端が映像信号線Lsに接続されたアナログスイッチSW1, SW2, SW3, ...のうち隣接する2個のアナログスイッチSWi, SW(i+1)から構成される(i=1, 3, 4, ...)。各切換スイッチを構成する2個のアナログスイッチSWi, SW(i+1)の他端は互いに接続されて、その切換スイッチに対応する映像信号線駆動回路300の出力端子TSjに接続されている(j=1, 2, 3, ...)。これらの切換スイッチは、例えば、この表示装置における液晶パネル基板に形成される薄膜トランジスタ(TFT:Thin Film Transistor)によるアナログスイッチによって実現される。

【0005】

図4(a)～(d)は、この映像信号線時分割駆動方式の液晶表示装置における走査信号G1, G2, G3, ...および各切換スイッチの制御信号(以下「切換制御信号」という)GSを示すタイミングチャートである。ここで、走査信号Gkがハイレベル(Hレベル)のときにはk番目の走査信号線が選択され、走査信号Gkがローレベル(Lレベル)のときにはk番目の走査信号線が非選択の状態であるものとする(k=1, 2, 3, ...)。また、各切換スイッチは、切換制御信号GSがHレベルのときには、映像信号線駆動回路300の各出力端子TSj(j=1, 2, 3, ...)はそれに対応する2本の映像信号線のうち左側の映像信号線Lsに接続され、切換制御信号GSがLレベルのときには、映像信号線駆動回路300の各出力端子TSjはそれに対応する2本の映像信号線のうち右側の映像信号線に接続されるものとする。図4(d)に示されているように、この液晶表示装置では、1水平走査期間すなわち1本の走査信号線が選択されている期間内において、各出力端子TSjが接続される映像信号線が切り換わり、各組を構成する2本の映像信号線のうち、各水平走査期間の前半では左側の映像信号線に、各水平走査期間の後半では右側の映像信号線に、映像信号線駆動回路から映像信号がそれぞれ印加される。これにより、各映像信号線Lsは、その映像信号線Lsに映像信号線駆動回路300の出力端子TSjが接続されている間に、そ

の出力端子 T S j から出力される映像信号の電圧に充電され、その映像信号線と選択されている走査信号線との交差点に対応する画素形成部 P x にその電圧の値が画素値として書き込まれる。

【0006】

上記のような映像信号線時分割駆動方式の液晶表示装置では、各組を構成する映像信号線の本数すなわち切換スイッチによる時分割数に応じて、各映像信号線への充電時間が短くなり、上記時分割数を m とすれば、各映像信号線の充電時間は映像信号線時分割駆動方式でない通常の液晶表示装置の場合の $1/m$ となる（図 2 に示した例では $1/2$ となる）。しかし、上記時分割数を m とする切換スイッチを液晶パネル基板に形成することにより、映像信号線駆動回路の出力端子と映像信号線との接続ピッチを通常の液晶表示装置の場合の m 倍にすることができる。また、このような構成により、1つの液晶パネルの駆動に複数の集積回路チップ（ICチップ）からなる映像信号線駆動回路が使用される場合には、そのチップの個数を減らすことができる。

【0007】

【特許文献 1】

特開平 6-138851 号公報

【特許文献 2】

特開平 6-308454 号公報

【特許文献 3】

特開平 4-322216 号公報

【0008】

【発明が解決しようとする課題】

上記のように表示パネル基板に切換スイッチを設けて映像信号線を時分割的に駆動すること即ち映像信号線時分割駆動方式による利点は広く知られており、このための映像信号線のグループ化は、例えば R（赤）、G（緑）、B（青）の隣接 3 画素に映像信号を伝達する 3 本の映像信号線のように隣接する複数の映像信号線を 1 組としてグループ化されている。ところで、一般に液晶表示装置では、液晶の劣化を抑えると共に表示品位を維持するために交流化駆動が行われており

、典型的な交流化駆動方式として、画素を形成する液晶層への印加電圧の正負極性を1走査信号線毎かつ1映像信号線毎に反転させる（1フレーム毎にも反転させる）いわゆるドット反転駆動方式がある。このドット反転駆動方式の液晶表示装置において、上記従来の映像信号線時分割駆動方式を採用すると、映像信号線駆動回路の出力端子数は削減されるが、時分割数（1組の映像信号線の数）に応じて映像信号線駆動回路の1出力当たりの消費電力が増大する。すなわち、時分割数が m である映像信号線時分割駆動方式を採用した場合、映像信号線駆動回路の1出力当たりの消費電力 P は、単純なモデルでは次式で表すことができる。

$$P \propto m \cdot f \cdot c \cdot V^2 \quad \dots (1)$$

ここで、 f は周波数を、 c は映像信号線駆動回路によって駆動される負荷容量を、 V は駆動電圧を、それぞれ示している。

【0009】

そこで本発明では、上記のような映像信号線時分割駆動方式を採用しつつ消費電力の低減を図ることができる表示装置およびその駆動方法を提供することを目的とする。

【0010】

【課題を解決するための手段】

第1の発明は、表示すべき画像を形成するための複数の画素形成部と、前記表示すべき画像を示す映像信号を前記複数の画素形成部に伝達するための複数の映像信号線とを有する表示装置であって、

2以上の映像信号線を1組として前記複数の映像信号線をグループ化することにより得られる複数組の映像信号線群にそれぞれ対応する複数の出力端子を有し、各出力端子に対応する映像信号線群によって伝達されるべき映像信号を時分割で当該出力端子から出力する映像信号線駆動回路と、

前記映像信号線駆動回路の各出力端子に対応する映像信号線群内のいずれかの映像信号線に接続すると共に、各出力端子が接続される映像信号線に対応する映像信号線群内で前記時分割に応じて切り換える接続切換回路とを備え、

前記複数組の映像信号線群のそれぞれは、前記複数の映像信号線から奇数本お

きに選ばれた映像信号線からなることを特徴とする。

【0011】

このような第1の発明によれば、2本以上の映像信号線を時分割で映像信号線駆動回路の出力端子に接続すべく、奇数本おきに選ばれた映像信号線が1組としてグループ化されるので、1映像信号線毎に駆動信号の電圧極性が反転される交流駆動が行われる場合であっても、同一組における映像信号線の電圧極性は同一である。このため、1映像信号線毎に駆動信号の電圧が反転される交流駆動が行われる場合において、映像信号線駆動回路から出力すべき映像信号の電圧極性の切替周期を短くすることなく、映像信号線を時分割で駆動することができる。

【0012】

第2の発明は、第1の発明において、
前記複数の映像信号線と交差する複数の走査信号線と、
前記複数の走査信号線を選択的に駆動する走査信号線駆動回路と
を更に備え、
前記複数の画素形成部は、前記複数の映像信号線と前記複数の走査信号線との交差点にそれぞれ対応してマトリクス状に配置されており、
各画素形成部は、
対応する交差点を通過する走査信号線によってオンおよびオフされるスイッチング素子と、
対応する交差点を通過する映像信号線に前記スイッチング素子を介して接続される画素電極と、
前記複数の画素形成部に共通的に設けられ、前記画素電極との間に所定容量が形成されるように配置された対向電極とを含み、
前記接続切換回路は、前記走査信号線駆動回路によって1つの走査信号線が選択されてから次に他の走査信号線が選択されるまでの間に、前記映像信号線駆動回路の各出力端子を対応する映像信号線群内の映像信号線に時分割的に接続することを特徴とする。

【0013】

第2の発明によれば、1映像信号線毎に駆動信号の電圧が反転される交流駆動

が行われる液晶表示装置において、映像信号線駆動回路から出力すべき映像信号の電圧極性の切替周期を短くすることなく、映像信号線を時分割で駆動することができる。このため、消費電力を増大させることなく、映像信号線を時分割で駆動することができ、映像信号線を時分割で駆動する従来技術に比べ、消費電力を低減することが可能となる。

【0014】

第3の発明は、第2の発明において、

前記接続切換回路は、前記映像信号線駆動回路の各出力端子に接続される映像信号線の切り換え順序を、前記走査信号線駆動回路によって選択される走査信号線の切り換えに応じて変更することを特徴とする。

【0015】

第3の発明によれば、映像信号線駆動回路の各出力端子に接続される映像信号線の切り換え順序が、走査信号線駆動回路によって選択される走査信号線の切り換えに応じて変更されるので、表示画像における輝度ムラを抑制することができる。また、1映像信号線毎に駆動信号の電圧が反転される交流駆動が行われる場合であっても、奇数本おきに選ばれた映像信号線が1組としてグループ化されるので、同一組における映像信号線の電圧極性は同一であり、その結果、各出力端子に接続される映像信号線の切り換え順序が変更されても、映像信号線駆動回路から出力すべき映像信号の電圧極性の切替周期が短くなることはない。

【0016】

第4の発明は、第2または第3の発明において、

前記映像信号線駆動回路は、

前記走査信号線駆動回路によって選択される走査信号線が2回以上の所定回数だけ切り換わる毎に、各出力端子から出力される映像信号の電圧の極性を前記対向電極を基準として反転させることを特徴とする。

【0017】

第4の発明によれば、1映像信号線毎に駆動信号の電圧が反転される交流駆動が行われる場合であっても、奇数本おきに選ばれた映像信号線が1組としてグループ化されるので、同一組における映像信号線の電圧極性は同一であり、しかも

、2 水平走査期間（1 本の走査信号線の選択期間の 2 倍の期間）以上は当該電圧極性は変化しない。これにより、1 映像信号線毎に駆動信号の電圧が反転される交流駆動が行われる場合において、映像信号線を時分割で駆動する従来技術に比べ、映像信号線の駆動のための消費電力を大幅に低減することができる。

【0018】

第 5 の発明は、表示すべき画像を形成するための複数の画素形成部と、前記表示すべき画像を示す映像信号を前記複数の画素形成部に伝達するための複数の映像信号線とを有する表示装置の駆動方法であって、

2 以上の映像信号線を 1 組として前記複数の映像信号線をグループ化することにより得られる複数組の映像信号線群にそれぞれ対応する複数の出力端子を有する映像信号線駆動回路において、各出力端子に対応する映像信号線群によって伝達されるべき映像信号を時分割で各出力端子から出力するステップと、

前記映像信号線駆動回路の各出力端子に対応する映像信号線群内のいずれかの映像信号線に接続すると共に、各出力端子が接続される映像信号線に対応する映像信号線群内で前記時分割に応じて切り換えるステップとを備え、

前記複数組の映像信号線群のそれぞれは、前記複数の映像信号線から奇数本おきに選ばれた映像信号線からなることを特徴とする。

【0019】

【発明の実施の形態】

以下、本発明の実施形態について添付図面を参照して説明する。

< 1. 1 全体の構成および動作 >

図 1（a）は、本発明の一実施形態に係る液晶表示装置の構成を示すブロック図である。この液晶表示装置は、表示制御回路 200 と、映像信号線駆動回路（「列電極駆動回路」とも呼ばれる）300 と、走査信号線駆動回路（「行電極駆動回路」とも呼ばれる）400 と、アクティブマトリクス型の液晶パネル 500 とを備えている。

【0020】

この液晶表示装置における表示部としての液晶パネル 500 は、外部のコンピ

ュータにおけるCPU等から受け取る画像データD_vの表す画像における水平走査線にそれぞれが対応する複数本の走査信号線（行電極）と、それら複数本の走査信号線のそれぞれと交差する複数本の映像信号線（列電極）と、それら複数本の走査信号線と複数本の映像信号線との交差点にそれぞれ対応して設けられた複数の画素形成部とを含む。各画素形成部の構成は、基本的には従来のアクティブマトリクス型液晶パネルにおける構成と同様である（詳細は後述）。

【0021】

本実施形態では、液晶パネル500に表示すべき画像を表す（狭義の）画像データおよび表示動作のタイミング等を決めるデータ（例えば表示用クロックの周波数を示すデータ）（以下「表示制御データ」という）は、外部のコンピュータにおけるCPU等から表示制御回路200に送られる（以下、外部から送られるこれらのデータD_vを「広義の画像データ」という）。すなわち、外部のCPU等は、広義の画像データD_vを構成する（狭義の）画像データおよび表示制御データを、アドレス信号AD_wを表示制御回路200に供給して、表示制御回路200内の後述の表示メモリおよびレジスタにそれぞれ書き込む。

【0022】

表示制御回路200は、レジスタに書き込まれた表示制御データに基づき、表示用のクロック信号CKや、水平同期信号HS_Y、垂直同期信号VS_Y等を生成する。また、表示制御回路200は、外部のCPU等によって表示メモリに書き込まれた（狭義の）画像データを表示メモリから読み出して、デジタル画像信号Daとして出力する。さらに、表示制御回路200は、映像信号線の時分割駆動のための切換制御信号GSおよびその論理反転信号（以下「切換制御反転信号」という）GS_bをも生成し、これらも出力する。このようにして、表示制御回路200によって生成される信号のうち、クロック信号CKは映像信号線駆動回路300に、水平同期信号HS_Yおよび垂直同期信号VS_Yは映像信号線駆動回路300および走査信号線駆動回路400に、デジタル画像信号Daは映像信号線駆動回路300に、切換制御信号GS、GS_bは映像信号線駆動回路300および液晶パネル500内の後述の接続切換回路に、それぞれ供給される。なお、表示制

御回路 200 から映像信号線駆動回路 300 にデジタル画像信号 D a を供給するための信号線としては、表示画像の階調数に応じた数の信号線が配設される。

【0023】

映像信号線駆動回路 300 には、上記のようにして、液晶パネル 500 に表示すべき画像を表すデータが画素単位でシリアルにデジタル画像信号 D a として供給されると共に、タイミングを示す信号としてクロック信号 C K、水平同期信号 H S Y、垂直同期信号 V S Y、および切換制御信号 G S が供給される。映像信号線駆動回路 300 は、これらのデジタル画像信号 D a とクロック信号 C K と水平同期信号 H S Y と垂直同期信号 V S Y と切換制御信号 G S とに基づき、液晶パネル 500 を駆動するための映像信号（以下「駆動用映像信号」ともいう）を生成し、これを液晶パネル 500 の各映像信号線に印加する。

【0024】

走査信号線駆動回路 400 は、水平同期信号 H S Y および垂直同期信号 V S Y に基づき、液晶パネル 500 における走査信号線を 1 水平走査期間ずつ順次を選択するために各走査信号線に印加すべき走査信号 G 1、G 2、G 3、…を生成し、全走査信号線のそれぞれを順に選択するためのアクティブな走査信号の各走査信号線への印加を 1 垂直走査期間を周期として繰り返す。

【0025】

液晶パネル 500 では、上記のようにして映像信号線に、映像信号線駆動回路 300 によってデジタル画像信号 D a に基づく駆動用の映像信号 S 1、S 2、S 3、…が印加され、走査信号線には、走査信号線駆動回路 400 によって走査信号 G 1、G 2、G 3、…が印加される。これにより液晶パネル 500 は、外部の C P U 等から受け取った画像データ D v の表す画像を表示する。

【0026】

< 1. 2 表示制御回路 >

図 1 (b) は、上記の液晶表示装置における表示制御回路 200 の構成を示すブロック図である。この表示制御回路 200 は、入力制御回路 20 と表示メモリ 21 とレジスタ 22 とタイミング発生回路 23 とメモリ制御回路 24 と信号線切換制御回路 25 とを備えている。

【0027】

この表示制御回路200が外部のCPU等から受け取る広義の画像データD_vを示す信号（以下、この信号も符号“D_v”で表すものとする）およびアドレス信号AD_wは、入力制御回路20に入力される。入力制御回路20は、アドレス信号AD_wに基づき、広義の画像データD_vを、画像データDAと表示制御データD_cとに振り分ける。そして、画像データDAを表す信号（以下、これらの信号も符号“DA”で表すものとする）をアドレス信号AD_wに基づくアドレス信号ADと共に表示メモリ21に供給することで画像データDAを表示メモリ21に書き込むと共に、表示制御データD_cをレジスタ22に書き込む。表示制御データD_cは、クロック信号CKの周波数や画像データD_vの表す画像を表示するための水平走査期間および垂直走査期間を指定するタイミング情報を含んでいる。

【0028】

タイミング発生回路（以下「TG」と略記する）23は、レジスタ22の保持する上記表示制御データに基づき、クロック信号CK、水平同期信号HSYおよび垂直同期信号VSYを生成する。また、TG23は、表示メモリ21およびメモリ制御回路24をクロック信号CKに同期させて動作させるためのタイミング信号を生成する。

【0029】

メモリ制御回路24は、外部から入力されて入力制御回路20を介して表示メモリ21に格納された画像データDAのうち、液晶パネル500に表示すべき画像を表すデータを読み出すためのアドレス信号AD_rと、表示メモリ21の動作を制御するための信号とを生成する。これらのアドレス信号AD_rおよび制御信号は表示メモリ21に与えられ、これにより、液晶パネル500に表示すべき画像を表すデータがデジタル画像信号D_aとして表示メモリ21から読み出され、表示制御回路200から出力される。このデジタル画像信号D_aは、既述のように映像信号線駆動回路300に供給される。

【0030】

信号線切換制御回路25は、水平同期信号HSYおよびクロック信号CKに基

づき、映像信号線の時分割駆動のための切換制御信号GS、GSbを生成する。この切換制御信号GS、GSbは、後述のように映像信号線を時分割的に駆動するために、映像信号線駆動回路300から出力される映像信号を印加すべき映像信号線を1水平走査期間内で切り換えるための制御信号である。本実施形態では、図6(d)に示すように、各水平走査期間（走査信号がアクティブとなる期間）の前半でHレベルとなり後半でLレベルとなる信号を、切換制御信号GSとして生成し、その論理反転信号を切換制御反転信号GSbとして生成する。

【0031】

<1. 3 基本構成の液晶パネルとその駆動方法>

<1. 3. 1 液晶パネルの構成>

図2(a)は、本実施形態における液晶パネル500の基本となる従来構成（以下「基本従来構成」という）を示す模式図であり、図2(b)は、この液晶パネルの一部（4画素に相当する部分）510の等価回路図であり、図2(c)は、液晶パネルにおける後述の接続切換回路501を構成する切換スイッチを示す等価回路図である。

【0032】

この基本従来構成の液晶パネルは、アナログスイッチSW1、SW2、SW3、…を含む接続切換回路501を介して映像信号線駆動回路300に接続される複数の映像信号線Lsと、走査信号線駆動回路400に接続される複数の走査信号線Lgとを備え、当該複数の映像信号線Lsと当該複数の走査信号線Lgとは、各映像信号線Lsと各走査信号線Lgとが交差するように格子状に配設されている。そして既述のように、当該複数の映像信号線Lsと当該複数の走査信号線Lgとの交差点に対応して複数の画素形成部Pxがそれぞれ設けられている。各画素形成部Pxは、図2(b)に示すように、対応する交差点を通過する映像信号線Lsにソース端子が接続されたTF T10と、そのTF T10のドレイン端子に接続された画素電極Epと、上記複数の画素形成部Pxに共通的に設けられた対向電極Ecと、上記複数の画素形成部Pxに共通的に設けられ画素電極Epと対向電極Ecとの間に挟持された液晶層とからなる。そして、画素電極Epと対向電極Ecとそれらの間に挟持された液晶層とにより画素容量Cpが形成さる

。このような画素形成部 P_x の構成は、以下に述べる本発明の各実施形態およびその変形例においても同様である。

【0033】

上記のような画素形成部 P_x は、マトリクス状に配置されて画素形成マトリクスを構成する。ところで、画素形成部 P_x の主要部である画素電極 E_p は、液晶パネルに表示される画像の画素と 1 対 1 に対応し同一視できる。そこで、以下では、説明の便宜上、画素形成部 P_x と画素を同一視するものとし、「画素形成マトリクス」を「画素マトリクス」ともいう。

【0034】

図 2 (a) において、各画素形成部 P_x に付されている“+”は、当該画素形成部 P_x を構成する画素液晶に（もしくは対向電極 E_c を基準として画素電極 E_p に）正の電圧が印加されることを意味し、“-”は、当該画素形成部 P_x を構成する画素液晶に（もしくは対向電極 E_c を基準として画素電極 E_p に）負の電圧が印加されることを意味し、これら各画素形成部 P_x に付された“+”と“-”により、画素マトリクスにおける極性パターンが示される。このような極性パターンの表現方法は、以下に述べる本発明の各実施形態およびその変形例においても同様である。なお図 2 (a) は、画素液晶への印加電圧の正負極性を 1 走査信号線毎かつ 1 映像信号線毎に反転させる（1 フレーム毎にも反転させる）駆動方式であるドット反転駆動方式が採用された場合の極性パターンを示している。

【0035】

この液晶パネルには、上記のように、各映像信号線 L_s を映像信号線駆動回路 300 に接続するための部分として、液晶パネル上の映像信号線 L_s にそれぞれ対応するアナログスイッチ SW_1 , SW_2 , SW_3 , ... を含む接続切換回路 501 が形成されており（図 2 (a) ）、これらのアナログスイッチ SW_1 , SW_2 , SW_3 , ... は、隣接する 2 個を 1 組として複数組（映像信号線 L_s の本数の $1/2$ の数）のアナログスイッチ群にグループ化されている。そして、各アナログスイッチ SW_i ($i = 1, 2, 3, \dots$) の一端は、そのアナログスイッチ SW_i に対応する映像信号線 L_s に接続され、他端は、そのアナログスイッチ SW_i と同一組に属するアナログスイッチの他端と互いに接続されると共に、映像信号線

駆動回路 300 における 1 つの出力端子 TS_j ($j = 1, 2, 3, \dots$) に接続されている。このようにして、液晶パネルにおける映像信号線 LS は 2 本を 1 組として複数組の映像信号線群にグループ化され、各映像信号線群 (同一組となった 2 本の映像信号線 LS) は、同一組となった 2 個のアナログスイッチを介して映像信号線駆動回路 300 における 1 つの出力端子 TS_j に接続される。このようにして、映像信号線駆動回路 300 の出力端子 TS_j は、映像信号線群と 1 対 1 に対応付けられており、同一組となった 2 個のアナログスイッチを介して同一組の映像信号線群 (2 本の映像信号線 LS) に接続される。

【0036】

ここで、各アナログスイッチ SW_i は、例えば液晶パネル基板に形成された薄膜トランジスタ (TFT) により実現され、図 2 (c) に示すように、同一組となった 2 個のアナログスイッチ $SW_{(2j-1)}$, SW_{2j} は、切換制御信号 GS (およびその論理反転信号 GSb) に応じて相反的にオン・オフするように構成されている ($j = 1, 2, 3, \dots$)。したがって、各組の 2 個のアナログスイッチ $SW_{(2j-1)}$, SW_{2j} は、切換スイッチを構成し、映像信号線駆動回路 300 における各出力端子 TS_j をその出力端子に対応する映像信号線群内の 2 本の映像信号線に時分割的に接続する。

【0037】

< 1. 3. 2 駆動方法 >

次に、図 3 および図 4 を参照しつつ、上記基本従来構成の液晶パネルを備えた液晶表示装置においてドット反転駆動方式を採用した場合の駆動方法を説明する。なお以下では、2 走査信号線毎に極性が反転する後述の「2 ラインドット反転駆動方式」と区別するために、図 3 に示すように 1 走査信号線毎に極性が反転するドット反転駆動方式を「真正ドット反転駆動方式」または「1 ラインドット反転駆動方式」と呼ぶものとする。

【0038】

図 3 は、基本従来構成の液晶パネルを備える液晶表示装置において真正ドット反転駆動方式を採用した場合の極性パターンを示す構成図 (図 2 (a) に相当する図) であり、各画素形成部 P_x に付された “+” および “-” の符号は、既述

のように電圧極性を示しており、その正負符号の下に記された括弧書きの記号は、それが記された画素形成部 P_x に書き込まれるべき画素値を示している（具体的には、画素マトリクスにおける第 i 行第 j 列の画素形成部に書き込むべき画素値を “ d_{ij} ” で表している）。液晶パネルにおける極性パターンや書き込まれるべき画素値についてのこのような表記方法は、以下で言及する図においても同様である。

【0039】

図4は、基本従来構成の液晶パネルを備える液晶表示装置において真正ドット反転駆動方式を採用した場合の駆動方法を説明するためのタイミングチャートである。図4（a）～（c）に示すように、液晶パネルにおける走査信号線 L_g には、1水平走査期間（1走査線選択期間）ずつ順次Hレベルとなる走査信号 G_1 、 G_2 、 G_3 、…がそれぞれ印加される。このような走査信号 G_1 、 G_2 、 G_3 、…により、各走査信号線 L_g は、Hレベルが印加されると選択状態（アクティブ）となり、その選択状態の走査信号線 L_g に接続される画素形成部 P_x における TFT10 はオン状態となり、一方、Lレベルが印加されると非選択状態（非アクティブ）となり、その非選択状態の走査信号線 L_g に接続される画素形成部 P_x における TFT10 はオフ状態となる。図4（d）に示すように、切換制御信号 G_S は、各水平走査期間（各走査信号 G_k （ $k=1, 2, 3, \dots$ ）がHレベルとなる期間）の前半でHレベルとなり、後半でLレベルとなる。ここで、接続切換回路501における各アナログスイッチのうち奇数番目の映像信号線 L_s に接続されるアナログスイッチ $SW(2j-1)$ は、切換制御信号 G_S がHレベルのときオンし、切換制御信号 G_S がLレベルのときオフする。一方、偶数番目の映像信号線 L_s に接続されるアナログスイッチ $SW(2j)$ は、切換制御信号 G_S がHレベル（ G_Sb がLレベル）のときオフし、切換制御信号 G_S がLレベル（ G_Sb がHレベル）のときオンする。したがって、映像信号線駆動回路300の各出力端子 TS_j は、各水平走査期間の前半では奇数番目（ $2j-1$ 番目）の映像信号線 L_s に接続され、各水平走査期間の後半では偶数番目（ $2j$ 番目）の映像信号線 L_s に接続される。

【0040】

よって、例えば映像信号線駆動回路 300 における出力端子 TS1 から出力すべき映像信号 S1 は、図 4 (e) に示すような信号となり、出力端子 TS2 から出力すべき映像信号 S2 は、図 4 (f) に示すような信号となる。ここで、図 4 (e) (f) におけるタイミングチャートはそれぞれ上下 2 段から構成されており、上段はその映像信号 S1, S2 の電圧の正負極性を示しており、下段はその映像信号 S1, S2 の有する画素値を示している（映像信号線のタイミングチャートについてのこのような表記方法は、以下で言及する他の図においても同様である）。このような映像信号を出力するために映像信号線駆動回路 300 は、まず、画素マトリクスにおける奇数番目の画素列の画素形成部 Px のうち走査信号 Gk によって TFT10 がオンされる画素形成部 Px に書き込むべき画素値（例えば G1 が H レベルのときは画素値 d11, d13, d15, …）を表示制御回路 200 から順次入力して、水平走査期間の前半においてそれらの画素値に相当する映像信号 Sj を出力端子 TSj から出力する。次に、画素マトリクスにおける偶数番目の画素列の画素形成部 Px のうち走査信号 Gk によって TFT10 がオンされる画素形成部 Px に書き込むべき画素値（例えば G1 が H レベルのときは画素値 d12, d14, d16, …）を表示制御回路 200 から順次入力して、水平走査期間の後半においてそれらの画素値に相当する映像信号 Sj を出力端子 TSj から出力する。そして映像信号線駆動回路 300 は、映像信号 S1, S2, S3, … の電圧極性が図 3 に示すような極性パターンの真正ドット反転駆動に対応するような電圧極性となるように上記のような出力を繰り返し行う。このようにして液晶表示装置の駆動が行われると、図 4 (e) (f) からわかるように、各映像信号線 Ls を介して各画素形成部 Px に真正ドット反転駆動に対応した画素値を書き込むための映像信号 S1, S2, S3, … の電圧極性は、ほぼ 1 水平期間毎に切り替わることになる。

【0041】

<1. 4 実施形態の液晶パネルとその駆動方法>

<1. 4. 1 液晶パネルの構成>

図 5 は、本実施形態における液晶パネル 500 の構成および真正ドット反転駆動方式を採用した場合の極性パターンを示す模式図である。この液晶パネル 50

0の構成は、接続切換回路の構成を除き基本従来構成と同様であるので、同一または対応する部分に同一の参照符号を付して詳しい説明を省略する。

【0042】

この液晶パネル500における接続切換回路502は、図2(a)および図3に示した基本従来構成と同様、液晶パネル500上の映像信号線 L_s にそれぞれ対応するアナログスイッチ SW_1 , SW_2 , SW_3 , ...を含み、各アナログスイッチ SW_i ($i=1, 2, 3, \dots$)の一端は、対応する映像信号線 L_s に接続されている。また、これらのアナログスイッチ SW_i は、2個を1組として複数組(映像信号線 L_s の本数の $1/2$ の数)のアナログスイッチ群にグループ化されている。しかし本実施形態では、図5に示すように、接続切換回路502に配置されたアナログスイッチの中から1個おきに選ばれた2個のアナログスイッチ SW_i , $SW(i+2)$ が同一組となるようにグループ化されており($i=1, 2, 5, 6, \dots$)、この点で本実施形態は上記基本従来構成と相違する。そして本実施形態では、同一組に属する2個のアナログスイッチ SW_i , $SW(i+2)$ の他端は互いに接続されると共に、映像信号線駆動回路300における1つの出力端子 TS_j に接続されている。このようにして、液晶パネルにおける映像信号線 L_s は、液晶パネル500上で1つおきに配置された2本を1組として複数組の映像信号線群にグループ化され、各映像信号線群(同一組となった2本の映像信号線 L_s)は、同一組となった2個のアナログスイッチを介して映像信号線駆動回路300における1つの出力端子 TS_j に接続される。これは、映像信号線駆動回路300の出力端子 TS_j ($j=1, 2, 3, \dots$)が映像信号線群と1対1に対応付けられており、同一組となった2個のアナログスイッチ SW を介して1つの映像信号線群(1つおきに配置された2本の映像信号線 L_s であって同一組となったもの)に接続されることを意味する。

【0043】

また本実施形態においても、同一組となった2個のアナログスイッチ SW_i , $SW(i+2)$ は、切換制御信号 GS (およびその論理反転信号 GSb)に応じて相反的にオン・オフするように構成されている。したがって、各組を構成する2個のアナログスイッチ SW_i , $SW(i+2)$ は、切換スイッチを構成し、映

像信号線駆動回路 300 における各出力端子 TS_j を、対応する映像信号線群内の 2 本の映像信号線に時分割的に接続する。

【0044】

< 1. 4. 2 真正ドット反転駆動の場合の駆動方法 >

次に、上記図 5 と共に図 6 を参照して、上記液晶パネル 500 を備えた本実施形態に係る液晶表示装置において真正ドット反転駆動方式を採用した場合の駆動方法を説明する。

【0045】

図 6 は、図 5 に示した上記構成の液晶パネル 500 を備える液晶表示装置において真正ドット反転駆動方式を採用した場合の駆動方法を説明するためのタイミングチャートである。図 6 (a) ~ (d) に示すように、走査信号 G_k ($k = 1, 2, 3, \dots$) および切換制御信号 GS は、上記基本従来構成の場合と同様であり (図 4 (a) ~ (d) 参照)、このような走査信号 G_k による各画素形成部 P_x における TFT10 のオン・オフ動作も上記基本従来構成の場合と同様である。また、各組を構成する 2 個のアナログスイッチ $SW_i, SW(i+2)$ は、切換制御信号 GS (およびその論理反転信号 GSb) に応じて相反的にオン・オフする。いま、接続切換回路 502 において、各組を構成する 2 個のアナログスイッチ $SW_i, SW(i+2)$ のうち先頭に近い方 (添字の小さい方) に配置されたアナログスイッチ SW_i を「A スイッチ」、先頭から遠い方 (添字の大きい方) に配置されたアナログスイッチ $SW(i+2)$ を「B スイッチ」と呼ぶものとする。この場合、各水平走査期間の前半では、A スイッチ (図 5 に示した構成ではアナログスイッチ SW_1, SW_2, SW_5, SW_6) がオン状態、B スイッチ (アナログスイッチ SW_3, SW_4, SW_7, SW_8) がオフ状態となり、各水平走査期間の後半では、A スイッチがオフ状態、B スイッチがオン状態となる。したがって、映像信号線駆動回路 300 の各出力端子 TS_j は、各水平走査期間の前半では、その出力端子 TS_j に対応する映像信号線群のうち A スイッチに接続される映像信号線 LS に接続され、各水平走査期間の後半では、その出力端子 TS_j に対応する映像信号線群のうち B スイッチに接続される映像信号線 LS に接続される。例えば出力端子 TS_1, TS_2 は、各水平走査期間の前半では、1

番目および3番目の映像信号線L_sにそれぞれ接続され、その結果、映像信号線駆動回路300から出力される映像信号S₁, S₂は、それぞれ、1番目の映像信号線L_sの映像信号S_{L1}、2番目の映像信号線L_sの映像信号S_{L2}となる。一方、各水平走査期間の後半では、出力端子TS₁, TS₂は3番目および4番目の映像信号線L_sにそれぞれ接続され、その結果、映像信号線駆動回路300から出力される映像信号S₁, S₂は、それぞれ、3番目の映像信号線L_sの映像信号S_{L3}、4番目の映像信号線L_sの映像信号S_{L4}となる。

【0046】

よって、例えば映像信号線駆動回路300における出力端子TS₁から出力すべき映像信号S₁は、図6(e)に示すような信号となり、出力端子TS₂から出力すべき映像信号S₂は、図6(f)に示すような信号となる。このような映像信号を出力するために映像信号線駆動回路300は、まず、画素マトリクスにおける4j-3番目および4j-2番目の画素列の画素形成部P_xのうち走査信号G_kによってTF T10がオンされる画素形成部P_xに書き込むべき画素値(例えばG₁がHレベルのときは画素値d₁₁, d₁₂, d₁₅, d₁₆, ...)を表示制御回路200から順次入力して、水平走査期間の前半においてそれらの画素値に相当する映像信号S_j, S(j+1)を出力端子TS_j, TS(j+1)からそれぞれ出力する(j=1, 3, 5, ...)。次に、画素マトリクスにおける4j-1番目および4j番目の画素列の画素形成部P_xのうち走査信号G_kによってTF T10がオンされる画素形成部P_xに書き込むべき画素値(例えばG₁がHレベルのときは画素値d₁₃, d₁₄, d₁₇, d₁₈, ...)を表示制御回路200から順次入力して、水平走査期間の後半においてそれらの画素値に相当する映像信号S_j, S(j+1)を出力端子TS_j, TS(j+1)からそれぞれ出力する(j=1, 3, 5, ...)。そして映像信号線駆動回路300は、映像信号S₁, S₂, S₃, ...の電圧極性が図5に示すような極性パターンの真正ドット反転駆動に対応するような電圧極性となるように上記のような出力を交互に繰り返し行う。このようにして液晶表示装置の駆動が行われると、図6(e)(f)からわかるように、各映像信号線L_sを介して各画素形成部P_xに真正ドット反転駆動に対応した画素値を書き込むための映像信号S₁, S₂, S₃, ...の

電圧極性は、1 水平期間毎に切り替わることになる。

【0047】

したがって、本実施形態では、映像信号線駆動回路 300 から出力される映像信号 S_j の電圧極性の切り替わり周期は、基本従来構成の場合と同様である。このため、本実施形態は、真正ドット反転駆動方式を採用した場合には、式 (1) より、基本従来構成に比べ消費電力の低減に関しては特に有利とは言えない。

【0048】

しかし、後述の第 1 の変形例について説明するように、本実施形態における液晶パネル 500 の構成によれば、基本従来構成とは異なり、同一組に属する映像信号線の接続切換の順序を変更しても、映像信号 S_j の電圧極性の切り換え周期は変化しない。これにより、例えば 1 水平走査期間毎に同一組における映像信号線の接続切換の順序を変えることにより、消費電力の増大を招くことなく、表示画像における輝度ムラを抑えることが可能となる。

【0049】

以下では、本実施形態において交流化駆動の方式として他の方式を採用した場合での消費電力を検討するために、接続切換回路および極性パターンを端的に示す概念図を導入し、この概念図とタイミングチャートとを、上記基本従来構成の場合と対比して示すものとする。すなわち、例えば真正ドット反転駆動方式を採用した場合において本実施形態における消費電力を検討する際には、図 7 (a)

(b) に示すように、概念図とタイミングチャートとを上記基本従来構成の場合と対比して示す。図 7 (a) は、図 3 に示した構成および極性パターンを示す概念図ならびにその概念図に対応するタイミングチャートであり、図 7 (b) は、図 5 に示した構成および極性パターンを示す概念図ならびにその概念図に対応するタイミングチャートである。なお、これらの概念図では、説明の便宜上、画素マトリクスを 4 行×8 列の構成としている（特に断らない限り以下においても同様）。

【0050】

< 1. 4. 3 2 ラインドット反転駆動の場合の駆動方法 >

次に、図 8 を参照して、上記液晶パネル 500 を備えた液晶表示装置において

2 ラインドット反転駆動方式を採用した場合の駆動方法を、基本従来構成における駆動方法と対比しつつ説明する。ここで、「2 ラインドット反転駆動方式」とは、図 8 (a) (b) における概念図に示すように、画素を形成する液晶層への印加電圧の正負極性を 2 走査信号線毎かつ 1 映像信号線毎に反転させる (1 フレーム毎にも反転させる) 交流化駆動方式をいう。

【0051】

図 8 (a) は、上記基本従来構成および 2 ラインドット反転駆動方式の極性パターンを示す概念図、ならびに、その概念図に対応する走査信号 $G_1 \sim G_3$ 、切換制御信号 G_S 、映像信号 S_1 , S_2 、切換制御信号の別例 G_S' 、および映像信号 S_1' の別例を示すタイミングチャートである。図 8 (a) のタイミングチャートに示すように、走査信号 G_k ($k=1, 2, 3, \dots$) および切換制御信号 G_S は、真正ドット反転駆動方式が採用された場合と同様である (図 4 (a) ~ (d)、図 7 (a) 参照)。したがって、各水平走査期間の前半では、映像信号線駆動回路 300 から出力される映像信号 S_1 , S_2 は、それぞれ、1 番目の映像信号線、2 番目の映像信号線に印加され、これにより、画素マトリクスの 1 列目、3 列目の画素形成部に画素値がそれぞれ書き込まれる。一方、各水平走査期間の後半では、映像信号線駆動回路 300 から出力される映像信号 S_1 , S_2 は、それぞれ、2 番目の映像信号線、4 番目の映像信号線にそれぞれ印加され、これにより、画素マトリクスの 1 列目、3 列目の画素形成部に画素値がそれぞれ書き込まれる。しかし、2 ラインドット反転駆動方式が採用されているため、映像信号 S_1 , S_2 の電圧極性の切り替わり周期は、真正ドット反転駆動方式が採用された場合と異なり、ほぼ $1/2$ 水平走査期間となる。このため、式 (1) より、真正ドット反転駆動方式の場合に比べて、消費電力の点からは不利となる。

【0052】

ただし、切換制御信号として G_S に代えて図 8 (a) に示す G_S' を使用して、同一組の 2 本の映像信号線が映像信号線駆動回路 300 の出力端子 TS_j に接続される順序を変更すれば、映像信号線駆動回路 300 から出力される映像信号の電圧極性の切り替え周期をほぼ 1 水平走査期間とすることができる。すなわち、この場合、映像信号線駆動回路 300 の出力端子 TS_1 からの映像信号は、図

8 (a) に S 1' として示された信号となる。しかし、基本従来構成において 2 ラインドット反転駆動方式を採用した場合には、映像信号線駆動回路 300 から出力される映像信号の電圧極性の切り替え周期を 1 水平走査期間よりも長くすることはできない。

【0053】

図 8 (b) は、本実施形態における液晶パネル構成および 2 ラインドット反転駆動方式の極性パターンを示す概念図、ならびに、その概念図に対応する走査信号 G 1 ~ G 3、切換制御信号 G S、および映像信号 S 1, S 2 を示すタイミングチャートである。図 8 (b) のタイミングチャートに示すように、走査信号 G k ($k = 1, 2, 3, \dots$) および切換制御信号 G S は、真正ドット反転駆動方式が採用された場合と同様である (図 6 (a) ~ (d)、図 7 (b) 参照)。したがって、各水平走査期間の前半では、映像信号線駆動回路 300 から出力される映像信号は、A スイッチ (同一組の 2 個のアナログスイッチのうち先頭に近い方) に接続される映像信号線に印加される。例えば、映像信号線駆動回路 300 から出力される映像信号 S 1, S 2 は、1 番目の映像信号線、2 番目の映像信号線にそれぞれ印加され、これにより、画素マトリクス of 1 列目、2 列目の画素形成部に画素値がそれぞれ書き込まれる。一方、各水平走査期間の後半では、映像信号線駆動回路 300 から出力される映像信号は、B スイッチ (同一組の 2 個のアナログスイッチのうち先頭から遠い方) に接続される映像信号線に印加される。例えば、映像信号線駆動回路 300 から出力される映像信号 S 1, S 2 は、3 番目の映像信号線、4 番目の映像信号線にそれぞれ印加され、これにより、画素マトリクス of 3 列目、4 列目の画素形成部に画素値がそれぞれ書き込まれる。ここで、アナログスイッチ SW 1, SW 2, SW 3, ... は、1 本おきに選ばれた 2 本の映像信号線 L s に接続されるアナログスイッチを 1 組としてグループ化されているので、2 ラインドット反転駆動方式の場合、同一組内の 2 本の映像信号線に印加すべき電圧の極性は同一であって 2 水平走査期間は変化しない。このため、図 8 (b) のタイミングチャートに示すように、映像信号 S 1, S 2 の電圧極性の切り替わり周期は、2 水平走査期間となる。その結果、式 (1) より、従来に比べて (図 8 (a))、映像信号線の駆動のための消費電力が大きく削減される (

単純計算では $1/2$ またはそれ以下となる)。

【0054】

< 1. 4. 4 ソース反転駆動の場合の駆動方法 >

次に、図 9 を参照して、上記液晶パネル 500 を備えた本実施形態の液晶表示装置においてソース反転駆動方式を採用した場合の駆動方法を、基本従来構成における駆動方法と対比しつつ説明する。ここで、「ソース反転駆動方式」とは、図 9 (a) (b) における概念図に示すように、画素を形成する液晶層への印加電圧の正負極性を走査信号線によっては変化させずに 1 映像信号線毎に反転させる (1 フレーム毎にも反転させる) 交流化駆動方式をいう。

【0055】

図 9 (a) は、上記基本従来構成およびソース反転駆動方式の極性パターンを示す概念図、ならびに、その概念図に対応する走査信号 $G_1 \sim G_3$ 、切換制御信号 GS 、映像信号 S_1 , S_2 、切換制御信号の別例 GS' 、および映像信号 S_1' の別例を示すタイミングチャートである。図 9 (a) のタイミングチャートに示すように、走査信号 G_k ($k = 1, 2, 3, \dots$) および切換制御信号 GS は、真正ドット反転駆動方式の場合と同様であるが (図 4 (a) ~ (d)、図 7 (a) 参照)、ソース反転駆動方式が採用されているため、映像信号 S_1 , S_2 の電圧極性の切り替わり周期は、真正ドット反転駆動方式の場合と異なり、 $1/2$ 水平走査期間となる。ただし、この場合も、切換制御信号として GS に代えて図 9 (a) に示す GS' を使用して、同一組の 2 本の映像信号線の接続切換の順序を変更すれば、映像信号線駆動回路 300 の出力端子 TS_1 からの映像信号は、図 9 (a) に S_1' として示された信号となる。これにより、映像信号線駆動回路 300 から出力される映像信号の電圧極性の切り替え周期をほぼ 1 水平走査期間とすることができる。しかし、基本従来構成においてソース反転駆動方式を採用した場合には、映像信号線駆動回路 300 から出力される映像信号の電圧極性の切り替え周期を 1 水平走査期間よりも長くすることはできない。

【0056】

図 9 (b) は、本実施形態における液晶パネル構成およびソース反転駆動方式の極性パターンを示す概念図、ならびに、その概念図に対応する走査信号 $G_1 \sim$

G3、切換制御信号GS、および映像信号S1, S2を示すタイミングチャートである。図9(b)のタイミングチャートに示すように、走査信号Gk(k=1, 2, 3, ...)および切換制御信号GSは、真正ドット反転駆動方式が採用された場合と同様である(図6(a)~(d)、図7(b)参照)。したがって、映像信号線駆動回路300から出力される映像信号は、各水平走査期間の前半では、同一組の2個のアナログスイッチのうち先頭に近い方のスイッチであるAスイッチに接続される映像信号線に印加され、各水平走査期間の後半では、同一組の2個のアナログスイッチのうち先頭から遠い方のスイッチであるBスイッチに接続される映像信号線に印加される。ここで、アナログスイッチSW1, SW2, SW3, ...は、1本おきに選ばれた2本の映像信号線Lsに接続されるアナログスイッチを1組としてグループ化されているので、ソース反転駆動方式の場合、同一組内の2本の映像信号線に印加すべき電圧の極性は同一であって1フレーム期間(1垂直走査期間)は変化しない。例えば、映像信号線駆動回路300から出力される映像信号S1, S2は、図9(b)のタイミングチャートに示すようになる。このようにして、本実施形態においてソース反転駆動方式が採用された場合には、映像信号線駆動回路300から出力される映像信号Sjの切り替え周期は1フレーム期間(1垂直走査期間)となり、従来に比べて(図9(a))、映像信号線の駆動のための消費電力が大幅に削減される。

【0057】

このようにして本実施形態によれば、2本の映像信号線Lsを1組としてグループ化して各組内の映像信号線Lsのうち映像信号線駆動回路300の出力端子に接続すべき映像信号線を順次切り換えるという映像信号線の時分割駆動による利点を確保しつつ、消費電力の低減を図ることができる。

【0058】

<2. 第1の変形例>

上記実施形態では、図10(a)のタイミングチャートに示すように切換制御信号GSは、各水平走査期間の前半でHレベルとなり、後半でLレベルとなる。このため、映像信号線駆動回路300の各出力端子TSjは、各水平走査期間の前半にはAスイッチに接続される映像信号線Lsに常に接続され、各水平走査期

間の後半にはBスイッチに接続される映像信号線L_sに常に接続される。したがって、各水平走査期間において、同一組に属する2本の映像信号線L_sがその組に対応する映像信号線駆動回路300の出力端子に接続される順序、すなわち同一組における映像信号線L_sの接続切り換えの順序は固定されている。

【0059】

これに対し、本変形例では、図10(b)のタイミングチャートに示すような切換制御信号GSを使用することにより、同一組における映像信号線L_sの接続切り換えの順序が1水平走査期間毎に変更されるようになっている。すなわち、或る水平走査期間では、その前半において、Aスイッチに接続される映像信号線L_sが映像信号線駆動回路300の出力端子に接続され、その後半において、Bスイッチに接続される映像信号線L_sが映像信号線駆動回路300の出力端子に接続されるが、次の水平走査期間では、その前半において、Bスイッチに接続される映像信号線L_sが映像信号線駆動回路300の出力端子に接続され、その後半において、Aスイッチに接続される映像信号線L_sが映像信号線駆動回路300の出力端子に接続される。図10(b)には、このように同一組の映像信号線L_sについての接続切り換えの順序を1水平走査期間毎に変更する場合の映像信号線駆動回路300からの映像信号S₁、S₂のタイミングチャートが示されている。このタイミングチャートからわかるように、本変形例においても、映像信号S₁、S₂の電圧極性の切り替わり周期は、2水平走査期間であり、消費電力の点では上記実施形態に比べて特に不利にはならない。

【0060】

ところで、上記実施形態のように、同一組における映像信号線L_sが映像信号線駆動回路300の出力端子TS_jに接続される順序（接続切り換えの順序）が固定されている場合、各画素形成部P_xの画素電極E_pとそれに隣接する映像信号線L_sとの間の寄生容量等の影響により、表示画像において輝度ムラが生じ、画質の劣化を招くことがある。すなわち、映像信号線駆動回路300からの映像信号S_jの電圧が同一であっても、その電圧が映像信号線L_sに水平走査期間の前半に印加されるか後半に印加されるかにより、表示輝度に識別可能な程度の相違が生じることがあり、そのような場合には、上記接続切り換えの順序が固定さ

れていると表示画像に輝度ムラが生じる。これに対し、本変形例によれば、同一組における映像信号線 L_s の接続切り換えの順序が 1 水平走査期間毎に変更されるので、上記の寄生容量等の影響による表示画像における輝度ムラが分散され、輝度ムラを目立たなくすることができる。

【0061】

< 3. 第 2 の変形例 >

上記実施形態では、接続切換回路 502 に配置されたアナログスイッチの中から 1 個おきに選ばれた 2 個のアナログスイッチ SW_i , $SW_{(i+2)}$ が同一組となるようにグループ化されているが ($i = 1, 2, 5, 6, \dots$)、同一組とすべきアナログスイッチは 1 個おきのものでなくてもよく、奇数個おきのアナログスイッチを 1 組としてグループ化してもよい。例えば図 11 に示すように、接続切換回路 503 に配置されたアナログスイッチの中から 3 個おきに選ばれた 2 個のアナログスイッチ SW_i , $SW_{(i+4)}$ が同一組となるようにグループ化されていてもよい ($i = 1, 2, 3, 4, 9, 10, \dots$)。この場合、液晶パネルにおける映像信号線 L_s の中から 3 本おきに選ばれた 2 本の映像信号線 L_s が 1 組としてグループ化され、各組を構成する 2 本の映像信号線 L_s がアナログスイッチを介して、映像信号線駆動回路 300 のいずれかの出力端子 TS_j に時分割的に接続される。そして、画素を形成する液晶層への印加電圧の正負極性を 1 映像信号線毎に反転させる交流化駆動を行う場合、同一組における映像信号線 L_s の電圧極性は同一であって少なくとも 1 水平期間は変化しないため、消費電力の削減等につき上記実施形態と同様の効果が得られる。例えば図 11 に示すように 2 ラインドット反転駆動方式が採用された場合には、同一組における映像信号線 L_s の電圧極性は同一であって 2 水平期間は変化しない。そして図 12 (a) ~ (c) に示すような走査信号 G_k ($k = 1, 2, 3, \dots$)、図 12 (d) に示すような切換制御信号 GS を使用することにより、映像信号線駆動回路 300 から出力すべき映像信号 S_1 , S_2 は、図 12 (e) (f) にそれぞれ示すような信号となる。このタイミングチャートからわかるように、本変形例によれば、映像信号 S_1 , S_2 の電圧極性の切り替わり周期は、2 水平走査期間であり、上記実施形態において 2 ラインドット反転駆動方式を採用した場合と同様の効果が得ら

れる。

【0062】

<4. 第3の変形例>

上記実施形態では、接続切換回路502に配置されたアナログスイッチの中から1個おきに選ばれた2個のアナログスイッチ SW_i 、 $SW_{(i+2)}$ が同一組となるようにグループ化されているが($i=1, 2, 5, 6, \dots$)、同一組とすべきアナログスイッチは2個でなくてもよく、1個おきに(より一般的には奇数個おきに)選ばれた3個以上のアナログスイッチを1組としてグループ化してもよい。例えば図13に示すように、接続切換回路504に配置されたアナログスイッチの中から1個おきに選ばれた3個のアナログスイッチ SW_i 、 $SW_{(i+2)}$ 、 $SW_{(i+4)}$ が同一組となるようにグループ化されていてもよい($i=1, 2, 7, 8, \dots$)。この場合、液晶パネルにおける映像信号線 L_s の中から1本おきに選ばれた3本の映像信号線 L_s が1組としてグループ化され、各組を構成する3本の映像信号線 L_s がアナログスイッチを介して、映像信号線駆動回路300のいずれかの出力端子 TS_j に時分割的に接続される。そして、画素を形成する液晶層への印加電圧の正負極性を1映像信号線毎に反転させる交流化駆動を行う場合、同一組における映像信号線 L_s の電圧極性は同一であって少なくとも1水平期間は変化しないため、消費電力の削減等につき上記実施形態と同様の効果が得られる。例えば図13に示すように2ラインドット反転駆動方式が採用された場合には、同一組における映像信号線 L_s の電圧極性は同一であって2水平期間は変化しない。そして図14(a)～(c)に示すような走査信号 G_k ($k=1, 2, 3, \dots$)、図14(d)～(f)に示すような切換制御信号 GS_a 、 GS_b 、 GS_c を使用することにより、映像信号線駆動回路300から出力すべき映像信号 S_1 、 S_2 は、図14(g)～(h)に示すような信号となる。ここで、各組を構成する3個のアナログスイッチ SW_i 、 $SW_{(i+2)}$ 、 $SW_{(i+4)}$ のうち先頭に近い方(添字の小さい方)から順に「Aスイッチ」、「Bスイッチ」、「Cスイッチ」と呼ぶものとする、Aスイッチは切換制御信号 GS_a によってオン・オフされ、Bスイッチは切換制御信号 GS_b によってオン・オフされ、Cスイッチは切換制御信号 GS_c によってオン・オフされる(いずれ

のスイッチもそれに対する切換制御信号がHレベルのときオンし、Lレベルのときオフする)。

【0063】

図14 (g) (h) のタイミングチャートからわかるように、本変形例によれば、時分割数が2から3へと増え、かつ、消費電力の低減につき上記実施形態と同様の効果が得られる。すなわち、本変形例によれば、映像信号S1, S2の電圧極性の切り替わり周期は、2ラインドット反転駆動方式を採用した場合、2水平走査期間であり、消費電力の低減につき上記実施形態と同様になる。

【0064】

<5. 第4の変形例>

上記第3の変形例では、図14 (d) ~ (f) に示す切換制御信号G Sa, G Sb, G Scのタイミングチャートより、各水平走査期間において同一組内のアナログスイッチがオンする順序はAスイッチ→Bスイッチ→Cスイッチであって固定されているが、この順序を例えば1水平走査期間毎に変更してもよい。すなわち、同一組における3本の映像信号線L sを映像信号線駆動回路300における出力端子TS jに接続する順序を例えば1水平走査期間毎に変更してもよい。

【0065】

図15 (a) は、同一組内のアナログスイッチがオンする順序を固定とした第3の変形例における構成および極性パターンを示す概念図、ならびにその概念図に対応するタイミングチャートであり、図15 (b) は、同一組内のアナログスイッチがオンする順序を1水平走査期間毎に変更する本変形例の構成および極性パターンを示す概念図、ならびにその概念図に対応するタイミングチャートである。本変形例では、図15 (b) に示す切換制御信号G Sa, G Sb, G Scにより、同一組内のアナログスイッチがオンする順序は、或る水平走査期間においてAスイッチ→Bスイッチ→Cスイッチとなるが、次の水平走査期間においてはCスイッチ→Bスイッチ→Aスイッチとなる。図15 (b) には、このように同一組の映像信号線L sについての接続切り換えの順序を1水平走査期間毎に変更する場合の、映像信号線駆動回路300からの映像信号S1, S2のタイミングチャートが示されている。このタイミングチャートからわかるように、本変形例

のように同一組における映像信号線の接続切換の順序を変更しても、例えば２ラインドット反転駆動方式を採用した場合、映像信号 S1, S2 の電圧極性の切り替わり周期は、2 水平走査期間であり、図 15 (a) に示すように同一組における映像信号線の接続切換の順序が固定されている場合に比べて、消費電力の点では特に不利にはならない。一方、本変形例によれば、同一組における映像信号線 Ls の接続切り換えの順序が 1 水平走査期間毎に変更されるので、各画素形成部 Px の画素電極 Ep とそれに隣接する映像信号線 Ls との間の寄生容量等の影響による表示画像における輝度ムラが分散され、輝度ムラが目立たなくなるという効果（輝度ムラの抑制効果）が得られる。

【0066】

< 6. その他の変形例 >

上記実施形態および変形例において、接続切換回路 502～504 は、液晶パネル基板に形成されているが、これに限定されるものではなく、例えば映像信号線駆動回路 300 を実現する IC チップ内に含まれていてもよい。

【0067】

【発明の効果】

第 1 の発明によれば、奇数本おきに選ばれた映像信号線が 1 組としてグループ化されるので、1 映像信号線毎に駆動信号の電圧極性が反転される交流化駆動が行われる場合であっても、映像信号線駆動回路から出力すべき映像信号の電圧極性の切替周期を短くすることなく、映像信号線を時分割で駆動することができる。これにより、消費電力を増大させることなく、映像信号線を時分割で駆動することができ、映像信号線を時分割で駆動する従来技術に比べ、消費電力を低減することが可能となる。

【0068】

第 2 の発明によれば、1 映像信号線毎に駆動信号の電圧が反転される交流化駆動が行われる液晶表示装置において、映像信号線駆動回路から出力すべき映像信号の電圧極性の切替周期を短くすることなく、映像信号線を時分割で駆動することができるので、映像信号線を時分割で駆動する従来技術に比べ、消費電力を低減することが可能となる。

【0069】

第3の発明によれば、映像信号線駆動回路の各出力端子に接続される映像信号線の切り換え順序の変更によって、表示画像における輝度ムラを抑制することができ、また、奇数本おきに選ばれた映像信号線が1組としてグループ化されるので、各出力端子に接続される映像信号線の切り換え順序が変更されても、映像信号線駆動回路から出力すべき映像信号の電圧極性の切替周期が短くなることはない。したがって、消費電力の増大を招くことなく、表示画像における輝度ムラを抑制することができる。

【0070】

第4の発明によれば、奇数本おきに選ばれた映像信号線が1組としてグループ化され、しかも、2水平走査期間（1本の走査信号線の選択期間の2倍の期間）以上は当該電圧極性は変化しない。このため、1映像信号線毎に駆動信号の電圧が反転される交流化駆動が行われる場合において、映像信号線を時分割で駆動する従来技術に比べ、映像信号の駆動のための消費電力を大幅に低減することができる。

【0071】

第5の発明によれば、第1の発明と同様の効果を奏する。

【図面の簡単な説明】**【図1】**

本発明の一実施形態に係る液晶表示装置の構成を示すブロック図である。

【図2】

上記実施形態における液晶パネルの基本となる従来構成（基本従来構成）を説明するための模式図（a）ならびに等価回路図（b）および（c）である。

【図3】

基本従来構成の液晶パネルを備える液晶表示装置において真正ドット反転駆動方式を採用した場合の極性パターンを示す模式図である。

【図4】

基本従来構成の液晶パネルを備える液晶表示装置において真正ドット反転駆動方式を採用した場合の駆動方法を説明するためのタイミングチャートである。

【図 5】

上記実施形態に係る液晶表示装置における液晶パネルの構成および真正ドット反転駆動方式を採用した場合の極性パターンを示す模式図である。

【図 6】

上記実施形態に係る液晶表示装置において真正ドット反転駆動方式を採用した場合の駆動方法を説明するためのタイミングチャートである。

【図 7】

上記実施形態において 1 ラインドット反転駆動方式を採用した場合の利点を基本従来構成の場合と比較しつつ説明するための概念図およびタイミングチャートである。

【図 8】

上記実施形態において 2 ラインドット反転駆動方式を採用した場合の駆動方法を基本従来構成の場合と比較しつつ説明するための概念図およびタイミングチャートである。

【図 9】

上記実施形態においてソース反転駆動方式を採用した場合の駆動方法を基本従来構成の場合と比較しつつ説明するための概念図およびタイミングチャートである。

【図 10】

第 1 の変形例を上記実施形態と比較しつつ説明するための概念図およびタイミングチャートである。

【図 11】

第 2 の変形例における液晶パネルの構成を示す模式図である。

【図 12】

第 2 の変形例に係る液晶表示装置の駆動方法を説明するためのタイミングチャートである。

【図 13】

第 3 の変形例における液晶パネルの構成を示す模式図である。

【図 14】

第 3 の変形例に係る液晶表示装置の駆動方法を説明するためのタイミングチャートである。

【図 1 5】

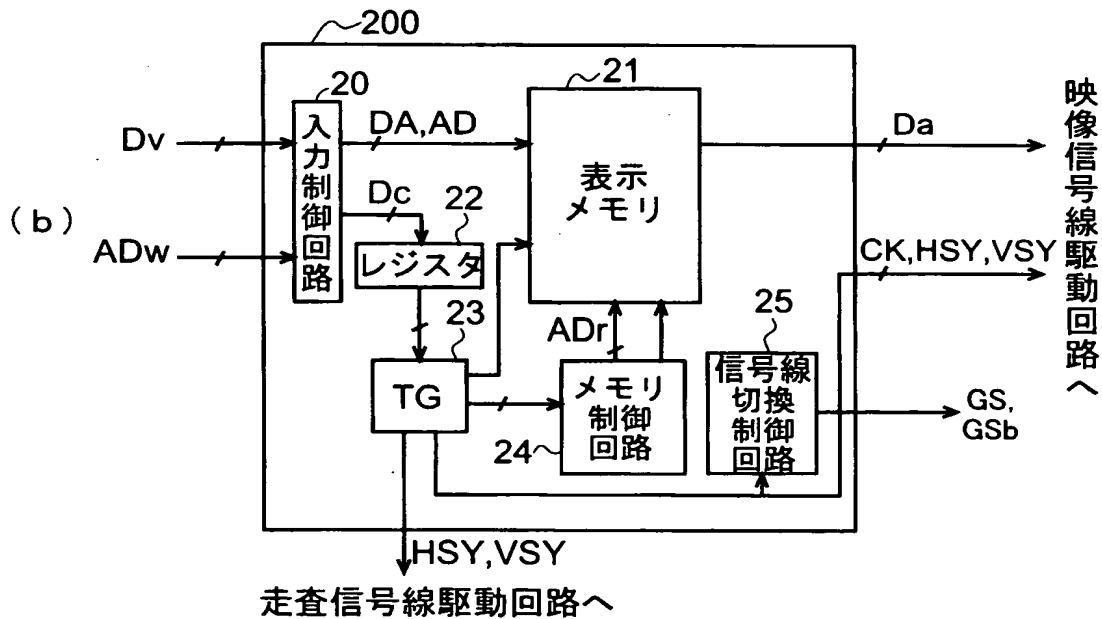
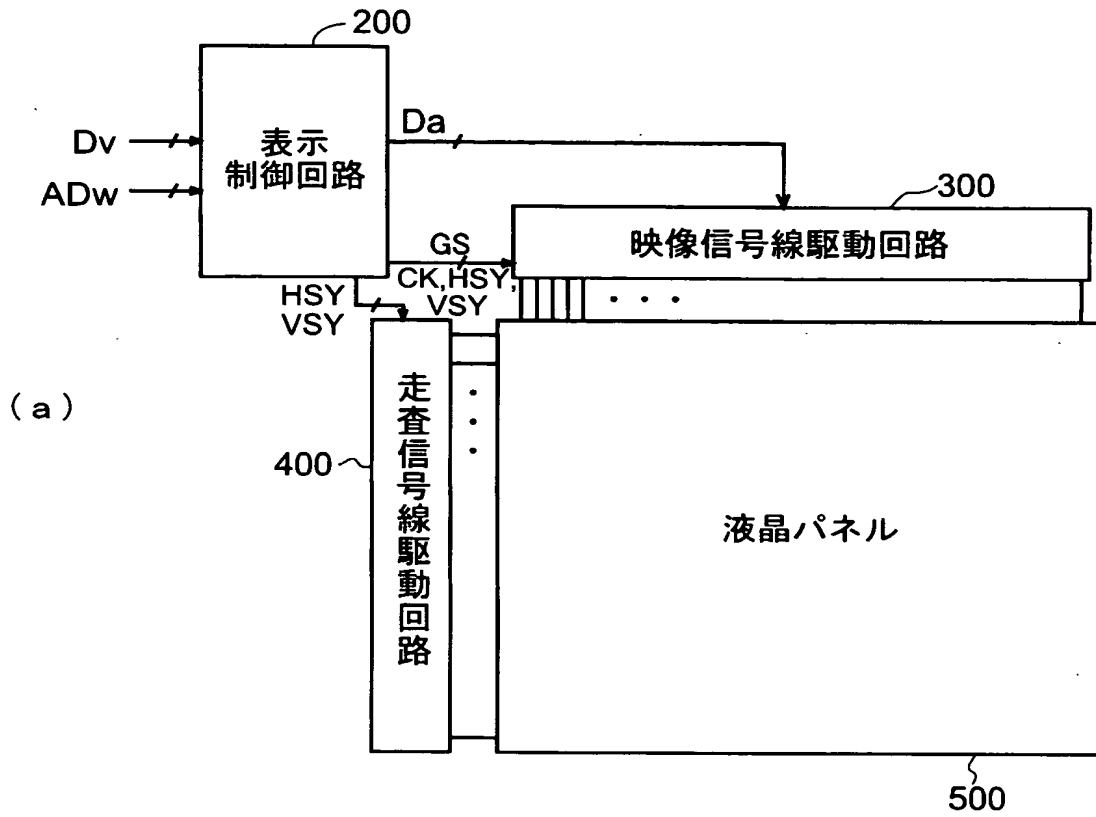
第 4 の変形例を第 3 の変形例と比較しつつ説明するための概念図およびタイミングチャートである。

【符号の説明】

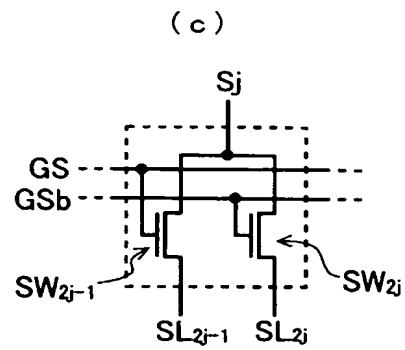
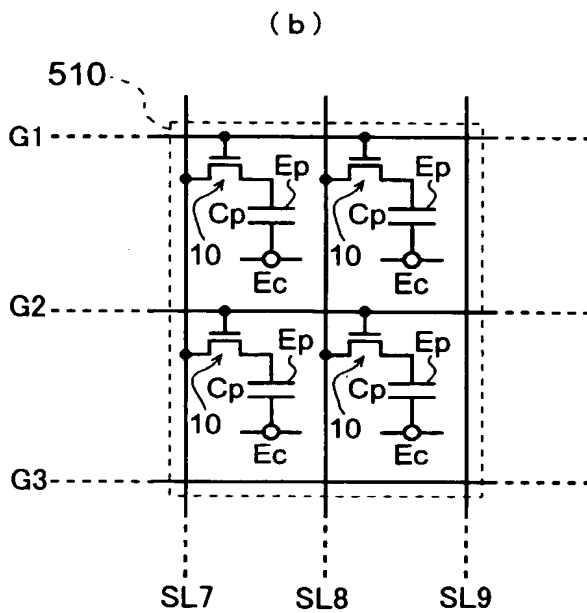
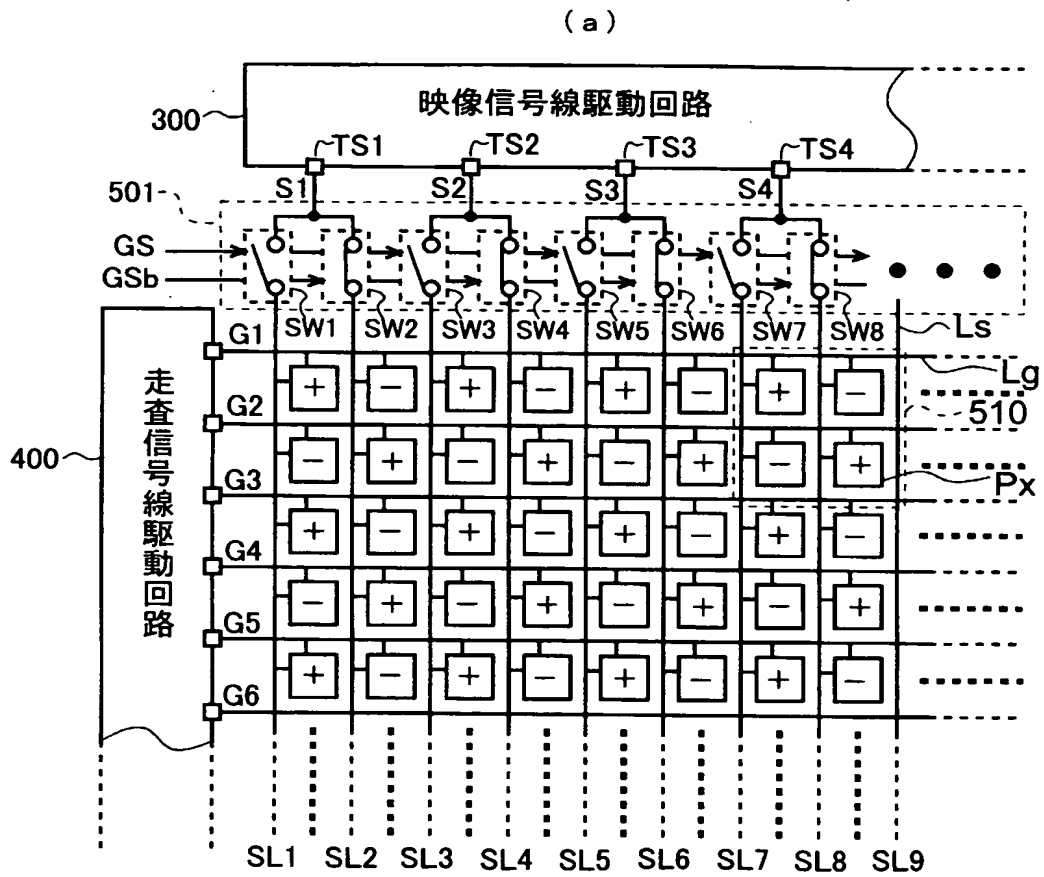
| | |
|---------------|------------------------------------|
| 1 0 | … T F T (薄膜トランジスタ) |
| 2 5 | …信号線切換制御回路 |
| 2 0 0 | …表示制御回路 |
| 3 0 0 | …映像信号線駆動回路 |
| 4 0 0 | …走査信号線駆動回路 |
| 5 0 0 | …液晶パネル |
| 5 0 1 ~ 5 0 4 | …接続切換回路 |
| C K | …クロック信号 |
| H S Y | …水平同期信号 |
| V S Y | …垂直同期信号 |
| D a | …デジタル画像信号 |
| G k | …走査信号 ($k = 1, 2, 3, \dots$) |
| S j | …映像信号 ($j = 1, 2, 3, \dots$) |
| L s | …映像信号線 (列電極) |
| L g | …走査信号線 (行電極) |
| P x | …画素形成部 (画素) |
| C p | …画素容量 |
| E p | …画素電極 |
| E c | …対向電極 |
| S W i | …アナログスイッチ ($i = 1, 2, 3, \dots$) |

【書類名】 図面

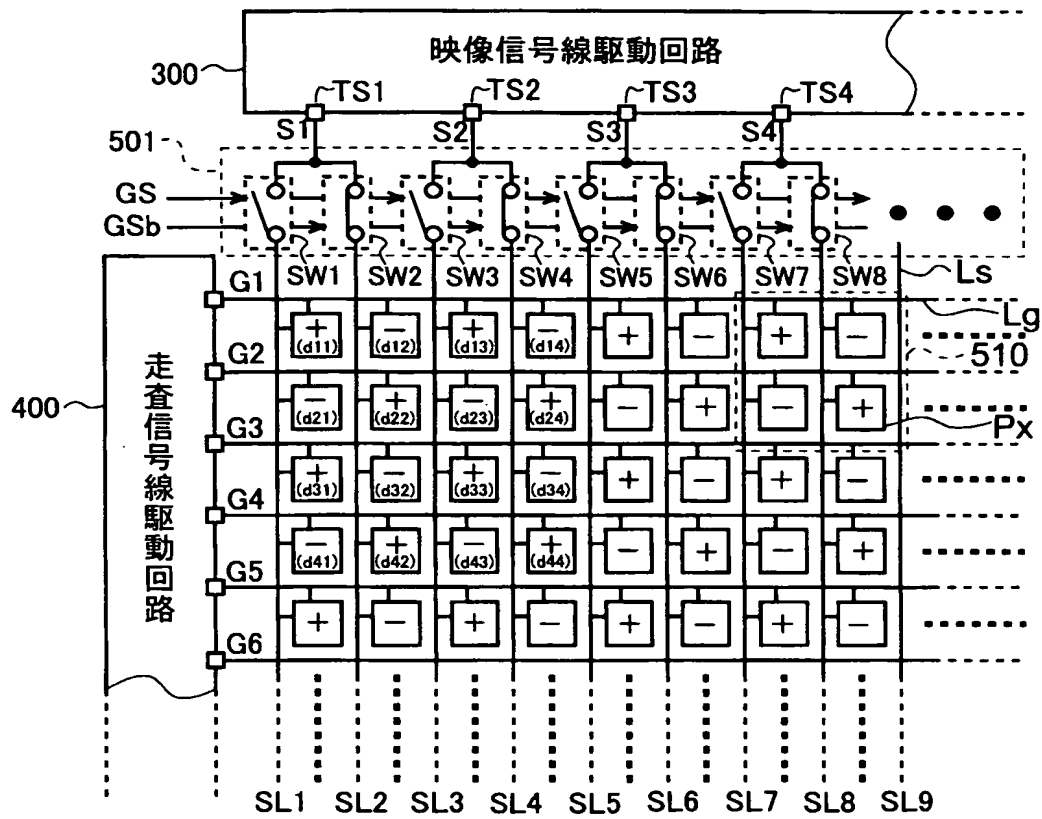
【図 1】



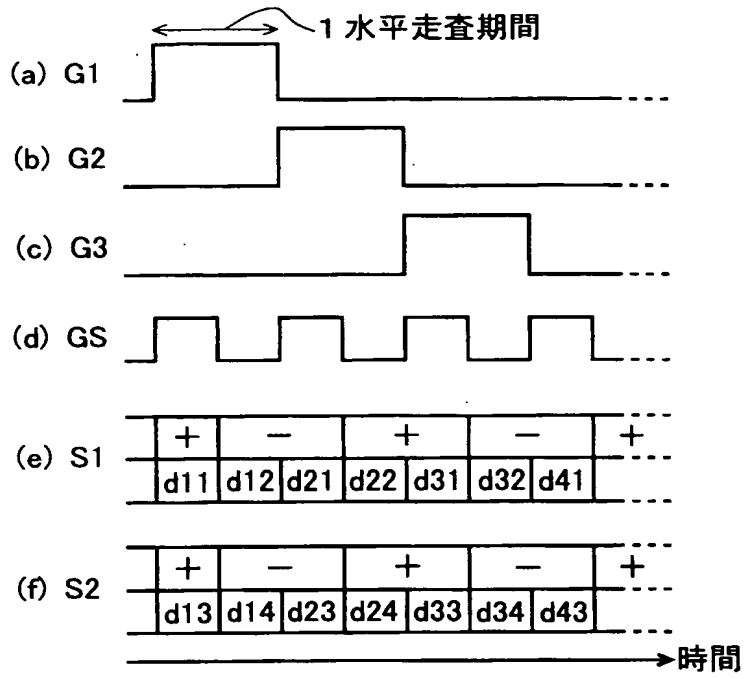
【図 2】



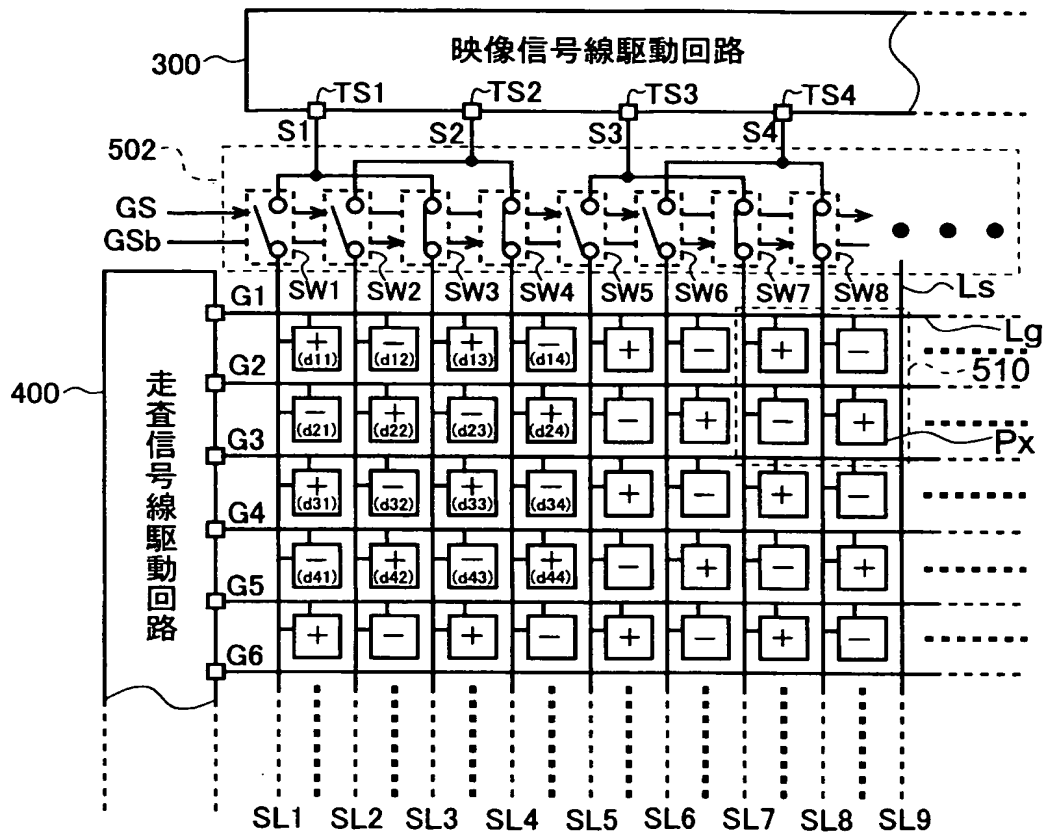
【図 3】



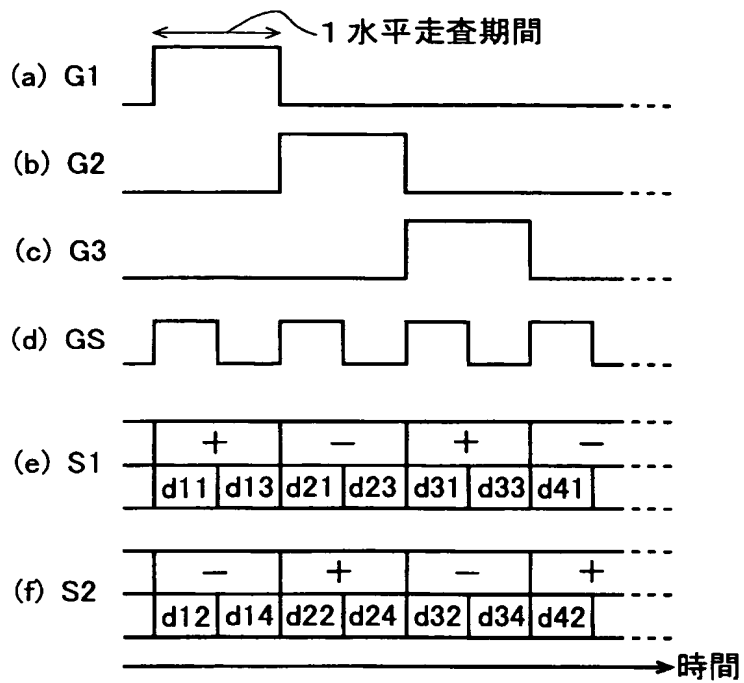
【図 4】



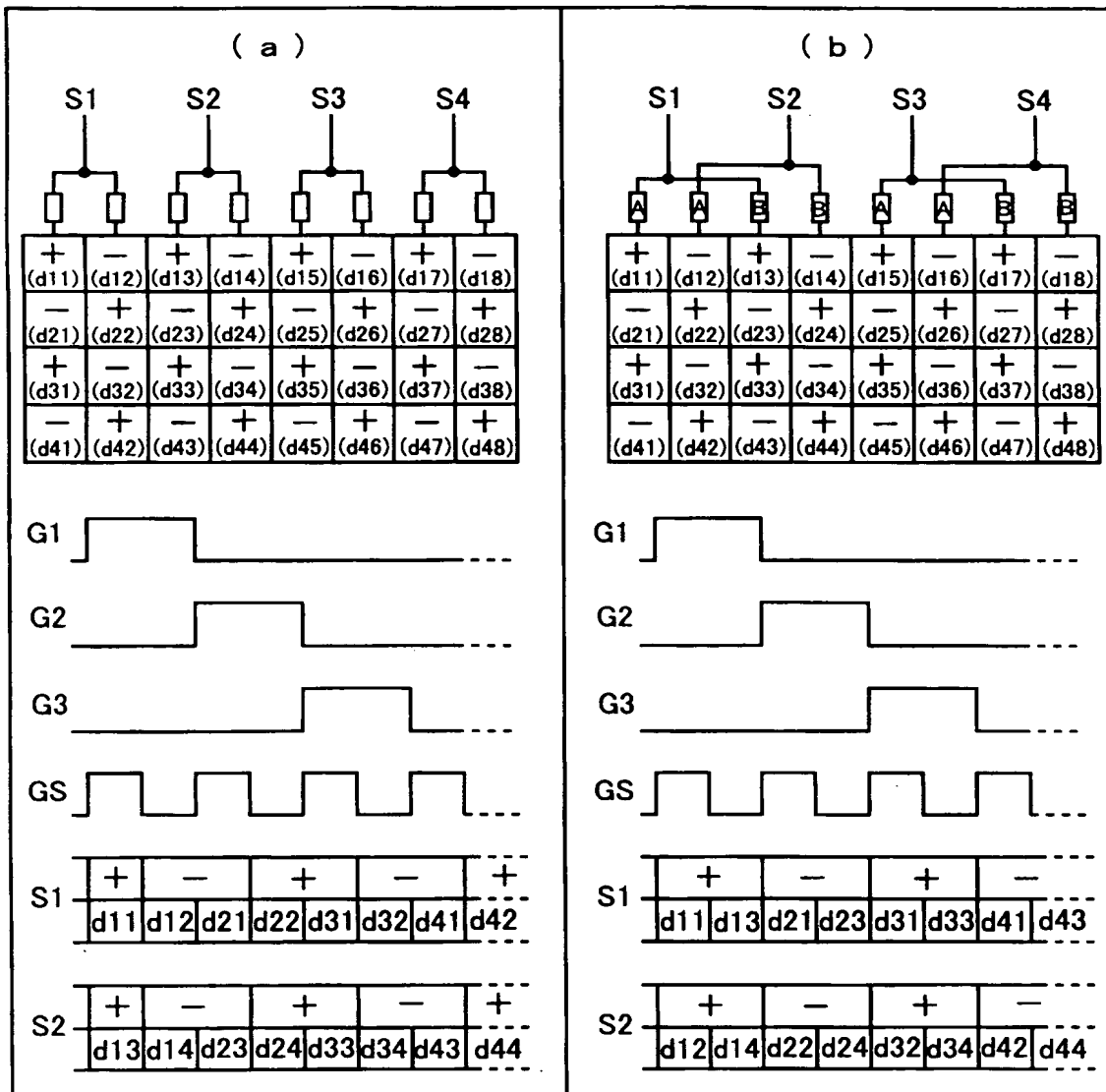
【図 5】



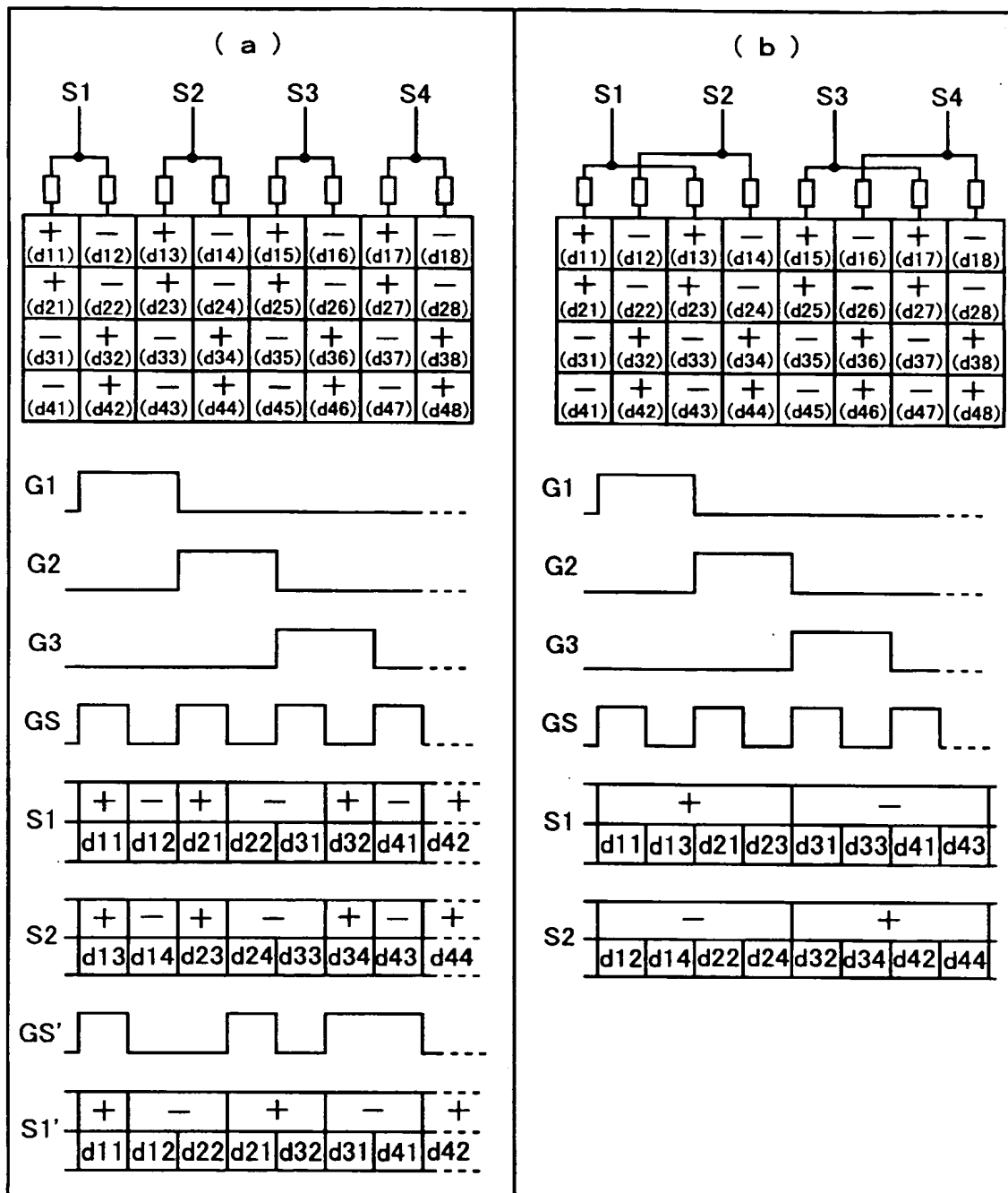
【図 6】



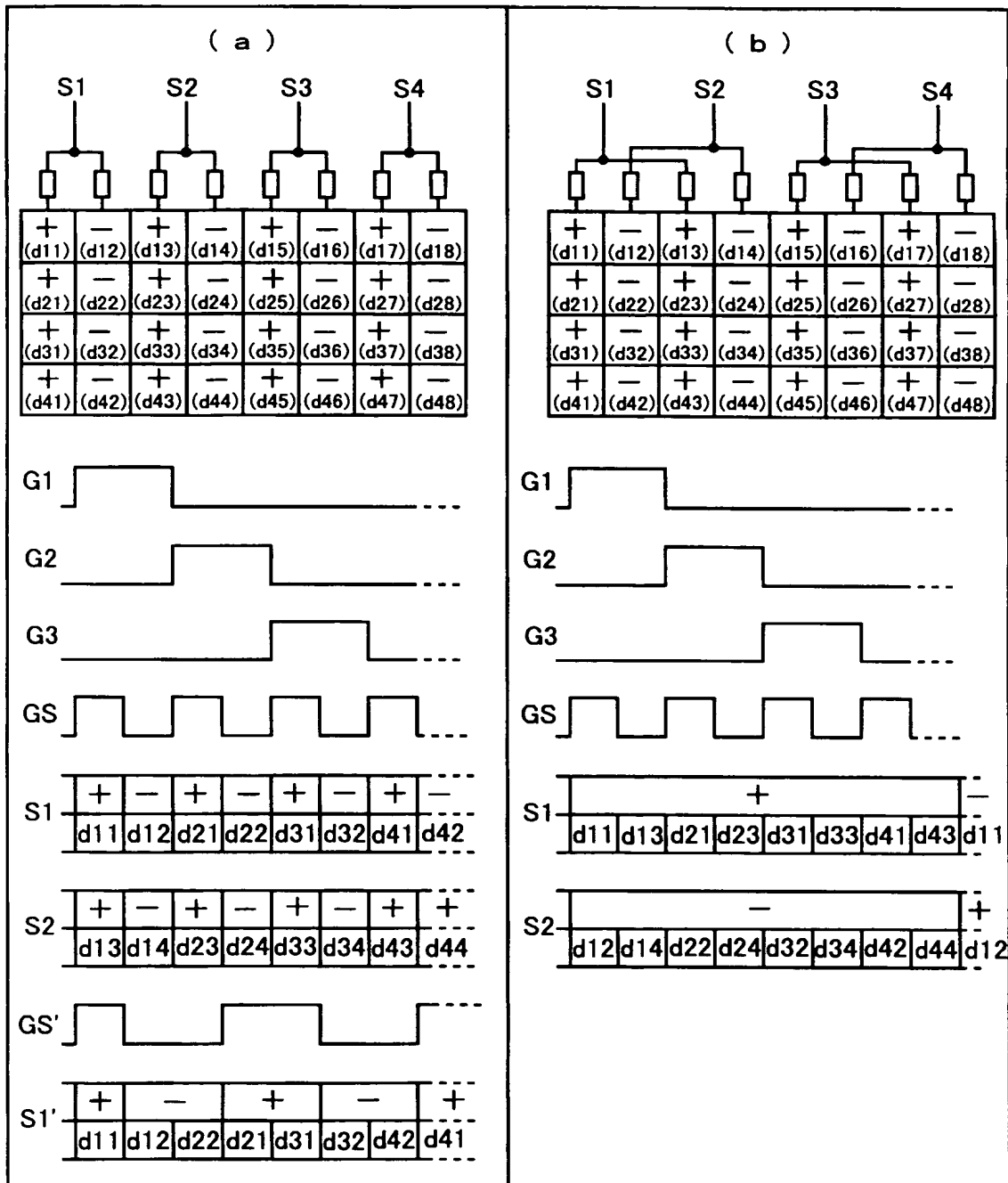
【図 7】



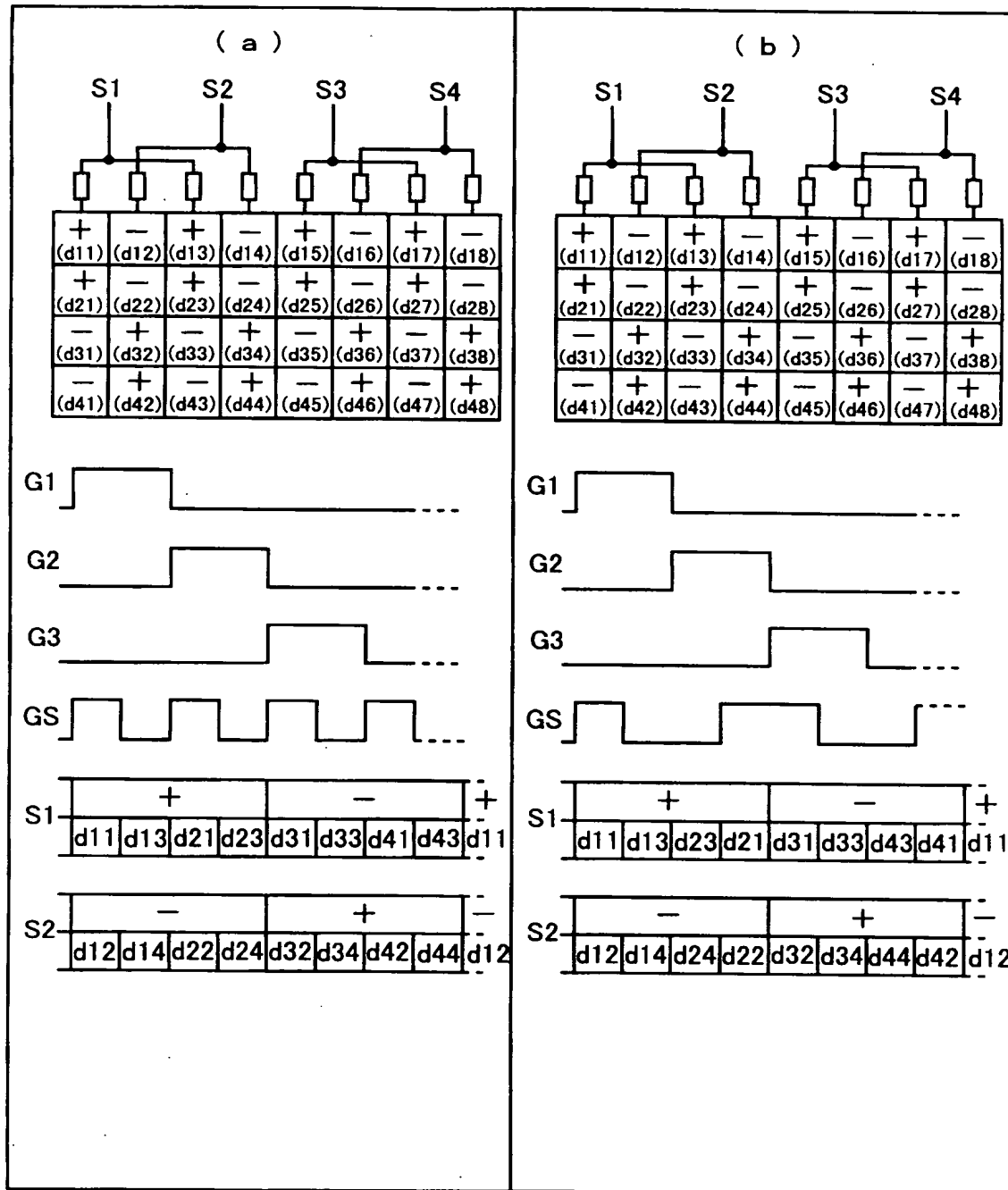
【図 8】



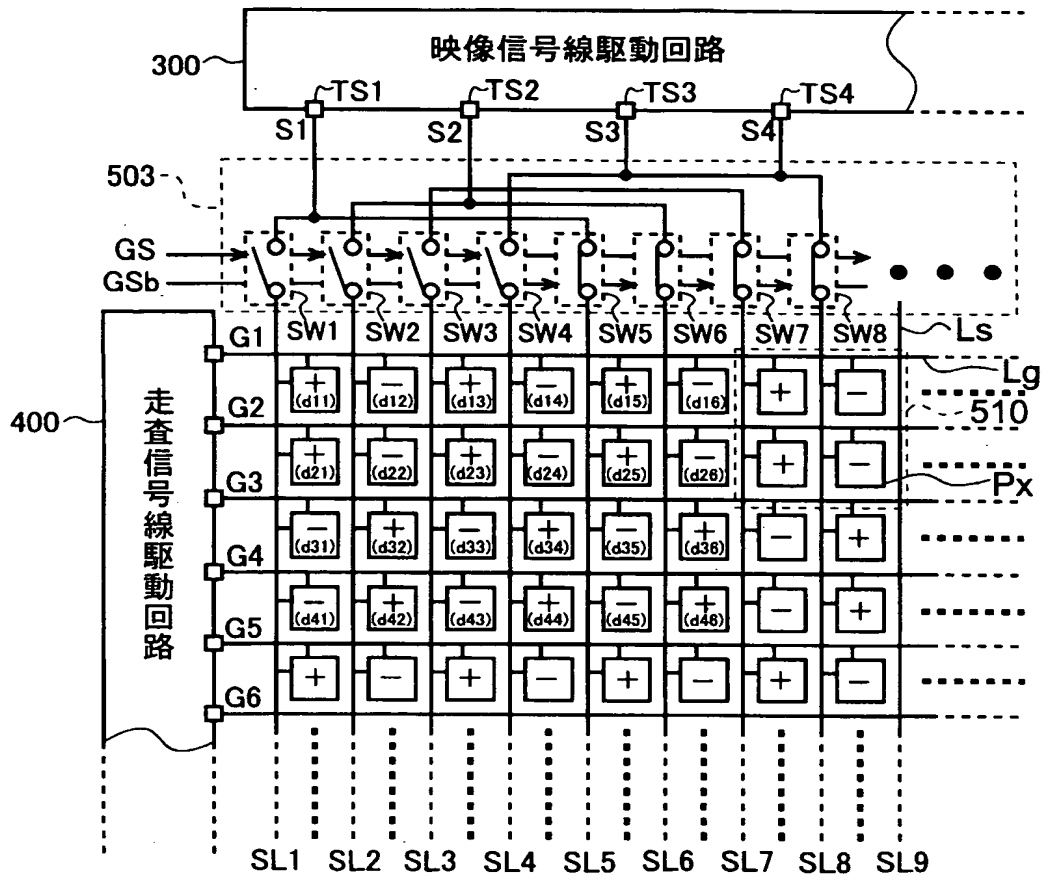
【図 9】



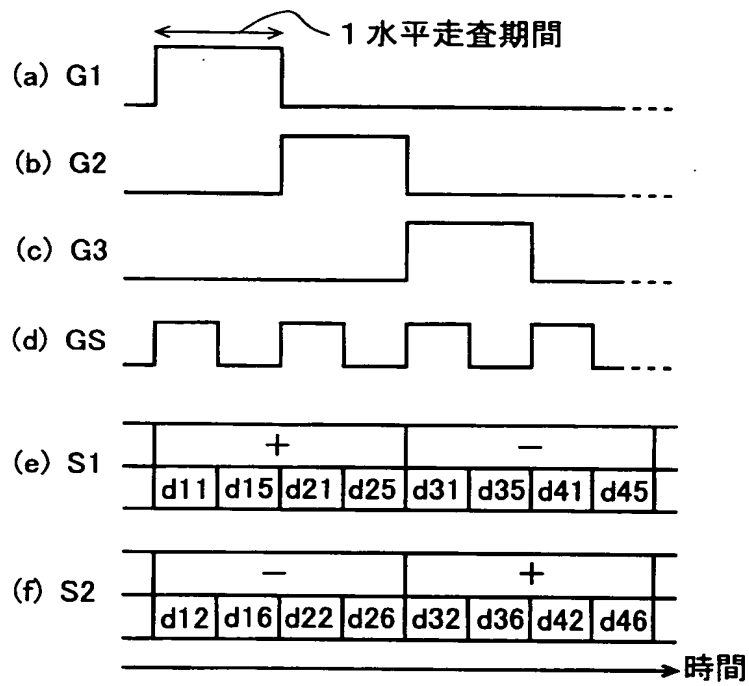
【図 10】



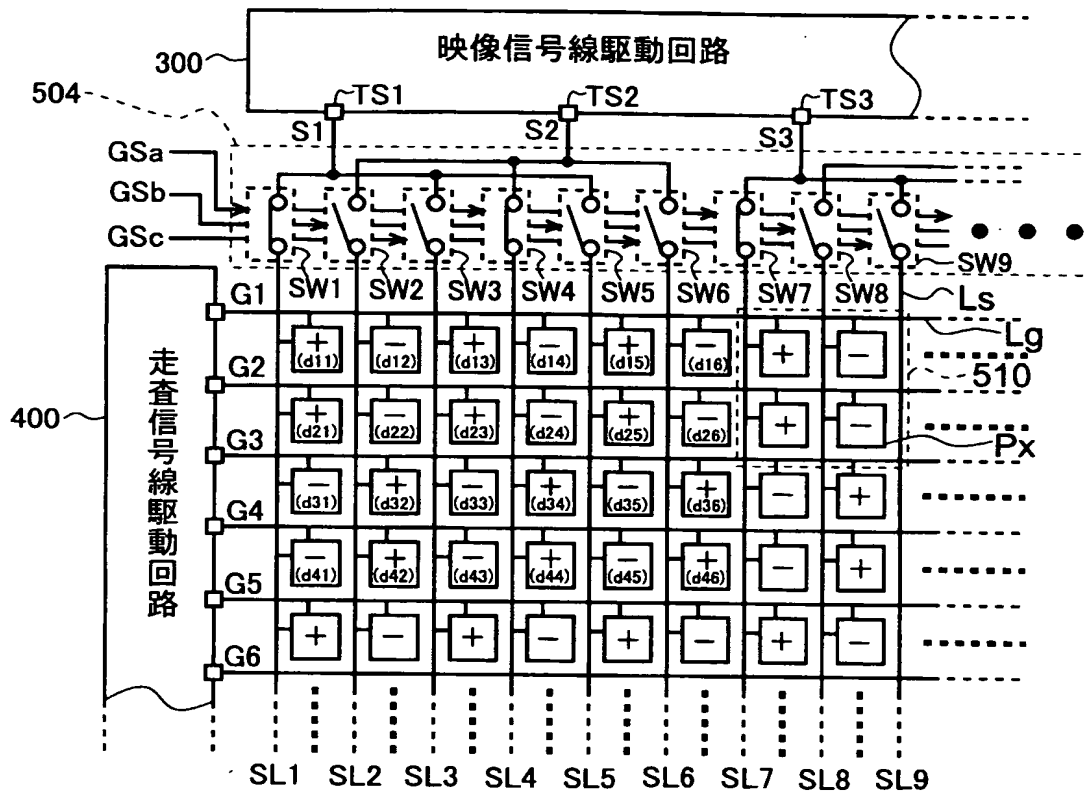
【図 11】



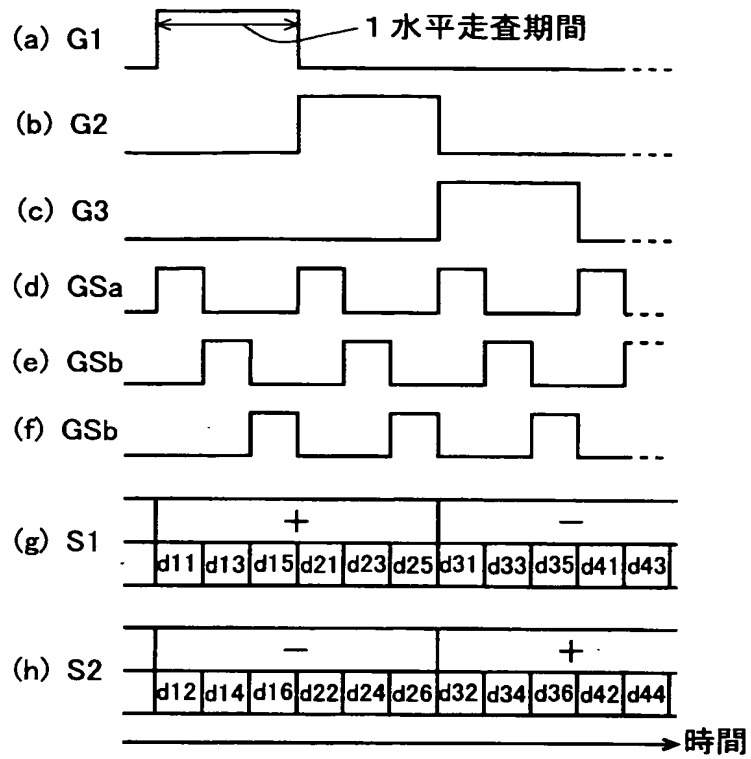
【図 12】



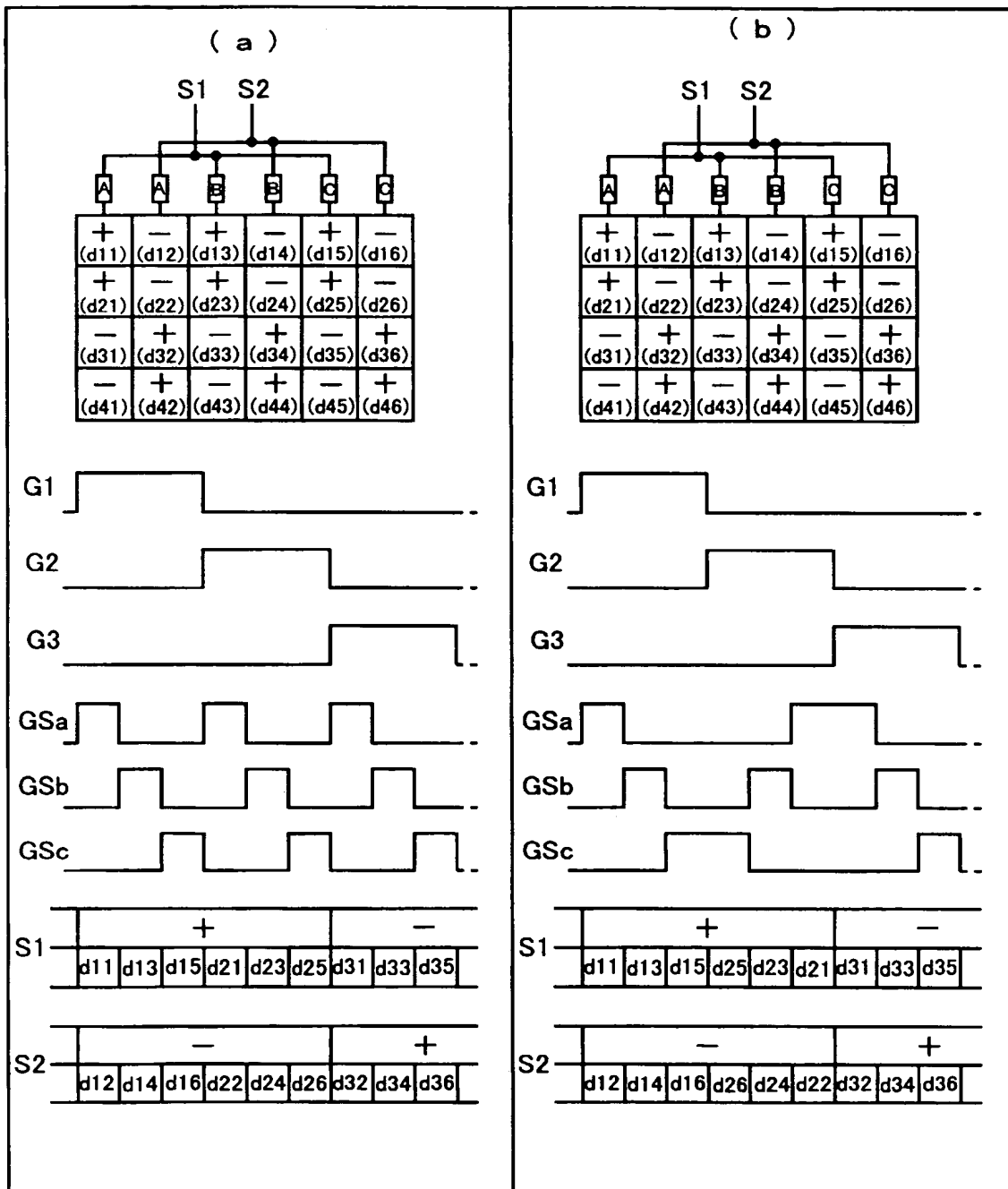
【図 13】



【図 14】



【図 15】



【書類名】 要約書

【要約】

【課題】 2以上の映像信号線を1組としてグループ化し同一組の映像信号線を時分割で駆動する方式を採用しつつ消費電力を低減できる表示装置を提供する。

【解決手段】 映像信号線駆動回路300を映像信号線L_sに接続するための接続切換回路502を液晶パネル500に設ける。接続切換回路502は、映像信号線L_sにそれぞれ対応し一端が映像信号線L_sに接続されたアナログスイッチSW_iを含む。映像信号線L_sは、1本おきに選んだ2本の信号線L_sを1組として複数組にグループ化され、複数組の映像信号線は映像信号線駆動回路300の出力端子TS_jにそれぞれ対応する。同一組の映像信号線L_sに接続されるアナログスイッチの他端は互いに接続され、1つの出力端子TS_jに接続される。切換制御信号GSに基づきアナログスイッチSW_iは、各水平走査期間内で各出力端子TS_jを対応する同一組の2本の映像信号線L_sに時分割的に接続する。

【選択図】 図5

特願 2003-053682

出 願 人 履 歴 情 報

識別番号

[000005049]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

大阪府大阪市阿倍野区長池町22番22号

氏 名

シャープ株式会社